

SPring-8 蓄積リングにおける高速パルスドライブ電源の開発

DEVELOPMENT OF FAST PULSE DRIVING POWER SUPPLY IN THE SPRING-8 STORAGE RING

満田史織^{#,A)}, 小林和生^{A)}, 中西辰郎^{A),B)}, 深見健司^{A)}, 大島 隆^{C)}, 大熊春夫^{A)}, 佐々木茂樹^{A)}
Chikaori Mitsuda^{#,A)}, Kazuo Kobayashi^{A)}, Tatsuro Nakanishi^{A),B)}, Kenji Fukami^{A)}, Takashi Ohshima^{A)},
Haruo Ohkuma^{A)}, and Shigeki Sasaki^{A)}

^{A)} JASRI/Spring-8, ^{B)} SPring-8 service Co. LTD., ^{C)} RIKEN/Spring-8 Center

Abstract

We have developed a fast pulsed power supply as a part of the development of the fast kicker magnet system in the SPring-8 storage ring since 2007. The initial required pulse width and current was 800 ns which is sufficiently short time less than 4.8 μ s of the revolution time and more than 250 A for 0.8 μ H load of magnet coil respectively. These parameters come from the requirement of the horizontal oscillation suppression of the stored beam at the injection. Afterward, the power supply became to apply to the kicker system for the short pulsed X-ray generation by vertical kick scheme, too. Because the allowed space where the kicker system is installed without changing the existing main accelerator components was about 30 cm long, we started the development of a fast, high power and compact power supply. We chose a Si-MOSFET as a switching device of pulsed current generation circuit to realize the required power supply parameters. The first output current in 2007 was a 67 A with a pulse width of 1.0 μ s. In 2012, by using the parallel-series connecting of the MOSFET, we confirmed the output current of 232 A with a pulse width of 0.4 μ s, whose case volume is less than 0.01 m³.

1. はじめに

SPring-8 蓄積リングにおけるビーム入射時高速水平振動抑制[1]及び垂直キックスキームによる短パルス光生成[2]のための高速キッカーの高速パルス電源の開発を進めてきている。高速パルス電源開発の第一の条件として、加速器リングの既設コンポーネントの配置を崩さずに、蹴り効率を最適化するため、 β 関数最大点に高速パルス電源を設置することが求められる。第二に、SPring-8 蓄積リングにおいてその条件下で許されるフリースペースは平均してビーム軸方向にて 30cm 長と限られており、限られた磁極長にて必要積分磁場を得るためには自然と大電流出力のパルス電源が必要とされる。これらの条件下で SPring-8 蓄積リング周回時間 4.8 μ s よりも十分に短い時間のパルス幅で大電流出力を得るためには、新たに大型パルス電源の設置スペースの確保が必要になると想像できる。そこで、開発の要点として次の 3 点を挙げている。

- 1) 高速パルスと大電流出力を両立するため、パルス電源をキッカーコイル近傍に設置する。
- 2) キッカーコイルは空芯 1 ターンコイルとし 1 コイル 1 電源接続とする。
- 3) パルス電源を出来る限りキッカーコイル近傍に設置するためパルス電源の小型化を図り占有体積を 0.1m³ 以下とする。

次に高速パルス電源に求められる出力仕様であるが、上述の物理目的それぞれで異なっている。物理目的の 1 つ目、蓄積リング入射時高速水平振動抑制は、4 台のバンパ電磁石で生成するバンパ軌道が閉

軌道とならないため蓄積ビームが 400~800ns の振動幅で振動するのを高速カウンターキックで抑制する、フィードフォワードスキームである。その振動振幅は 0.4mm~0.6mm(RMS)あり、蹴り角としては 37 μ rad 以上 250A/coil 以上の出力が、ビーム水平振動幅の 400~800ns のパルス幅で必要となる。

物理目的の 2 つ目、垂直キックスキームによる短パルス光生成とは、ある電子バンチを垂直キックにより強制的に垂直振動させベータートロン・シンクロトロン振動結合の結果、電子ビームを傾けそこから傾いた放射光の中心を切り出すことにより 1ps 以下の短パルス光を生成するものである。この生成原理からベータートロン振動の振幅に比例し電子バンチの傾きが大きくなるため physical aperture を限度として出来る限り大きな振幅を誘起することが望まれる。また、短パルス光ユーザーと通常放射光ユーザーを共存させる hybrid mode 実現のため蓄積リング周回時間半周の 2.4 μ s 以下のパルス幅での垂直キックさらに周回ごとに短パルス光を生み出す 200kHz 以上の高繰り返し性が望まれる。以上から、垂直キッカー高速パルス電源には振幅 2.0mm 以上を誘起する蹴り角 71 μ rad を実現するため 1.0~2.4 μ s のパルス幅で 320A/coil 以上の出力が求められる。

本学会では目標仕様値を目指した高速パルス電源のシステム設計及びこれまでの開発状況とビーム実運用上の課題点、今後の更なる出力増強、高速化に向けた取り組みについて報告する。

2. 高速パルス電源システムと回路設計

図 1 に高速キッカーマグネットシステムの概略図を示す。

[#] mitsuda@spring8.or.jp

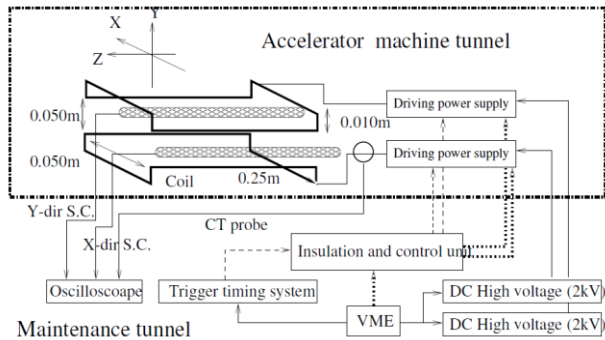


Figure 1: Overview of the kicker magnet system

図 1 に示される通りに、前述の開発目標 1), 3)項を実現するため、高速パルス電源はスイッチング素子を含むドライブ電源回路部(図中、Driving power supply)と高圧回路部(図中、DC high voltage)に分離し、ドライブ電源部をマグネット近傍に設置しシステムを構築している。インダクタンスの低減を図るため、1 台のドライブ電源に対して 1 ターン空芯コイルを接続し、ドライブ電源と空芯コイルとはインダクタンスを低減するよう最適化されたリッツ線 0.5m で接続している。このリード線を含めてトータルインダクタンスは周波数 5MHz にて 0.8 μ H である。ドライブ電源部以外のシステムは加速器収納部外の保守通路に設置の 19inch ラック内に格納されており、放射線から隔離されている。放射線防護の観点からも電源の分割は有利に働いている。結果として、コンパクトになったドライブ電源はマグネット近傍に設置することが容易になり、インダクタンスの低減効果が生まれ、高速化、電流出力増強が可能になった。

出力仕様である高速のパルス立ち上がり、大出力電流、高繰り返しの実現のために、ドライブ電源主回路部内スイッチング部には小型高耐圧、高速スイッチング、高繰り返し、高寿命である半導体スイッチング素子の Si 型 MOSFET 素子を使用している。特に、MOSFET 単体をハンドリングすることにより、MOSFET 素子の特性の進歩とともに素子に乗せ換えることが容易であること、素子の並列-直列接続組み換え、組み換え数の増強などによるスペックの拡張が可能であること、パルス幅調整の容易性などの特徴が十分に開発に生かされている。MOSFET の採用により、IGBT や、MOSFET をスタックした Power module、サイラトロンなどのスイッチング素子と比較して、柔軟性、拡張性を維持したまま小型化が可能になった。

図 2 にドライブ電源回路の概略図を示す。ドライブ電源回路の出力は正弦半波である。回路は LC 共振回路であり、スイッチングを制御するゲートドライブ回路、主回路部のスイッチング回路、高圧充電回路で構成されている。スイッチング回路部はスイッチング素子を並列または、並列-直列接続させ出力電流値とパルス幅を実現している。

印加する高圧出力を調整することにより 1%以下

の誤差にて出力電流値を線型に変化させることが出来る。遅延発生器で生成した 1.0 μ s の外部 TTL 信号により駆動し、充電電流を放出する。電源は外部制御によりパルス幅、極性が可変となっており、(例えば、水平振動抑制の対象となる水平振動のパルス幅またはチューンの変化による位相の変化に対応して適切なパルス幅と位相でカウンターを当てることが可能)外部より制御可能である。出力電流値は高速 CT で校正したキッカーマグネットに挿入している水平・垂直方向のサーチコイルによりモニターし、2 台の電源の励磁の同期性は、磁場が互いにキャンセルする方向に配置しているサーチコイルの出力を確認し確保している。

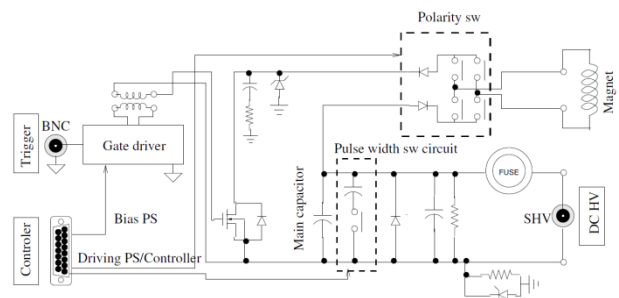


Figure 2: Schematic view of a driving circuit

3. 高速パルス電源の開発状況

2007 年に、ドライブ電源の開発の始めとして、R&D 用回路を試作し、当時手に入る耐圧 500V の MOSFET を 2 並列で使用し、1.0 μ s のパルス幅で 67A/coil 出力を得た。その後 2008 年から 2010 年にかけて、MOSFET の耐圧が 1000V まで向上し、この MOSFET の高耐圧化とともにドライブ電源の出力を向上させていった。最終的に 1000V 耐圧の MOSFET を 6 並列で使用し、0.8 μ s パルス幅で 270A/coil の出力を得るにいたった。この電源を立ち上がりが遅い、2.4 μ s で使用すると 740A/coil の出力が得られ、水平・垂直高速パルスキッカーで求められている当初目標性能を達成した。電源の出力の増強の年度ごとの進捗を表 1 に示す。出力電流は実負荷と同じデモ用の負荷に接続し、運転電圧、出力パルス幅に対するコイルあたりの出力電流値を記している。また、使用した MOSFET 型番と個数(並列接続数と \times については直列接続数を示している)その耐圧について示す。測定出力電流値には 1.3%の高速 CT プローブに付随する誤差がある。また、キッカーコイルを設置する真空セラミックチェンバーで生じる内面コーティングでの渦電流により、実際には 9.4%の電流値の減衰がある。

MOSFET の並列接続による電流量の増強が可能になったため、よりパルス幅が早い 0.8 μ s 以下の高速化を目指し、次に、直列-並列接続による高圧出力の倍増を進めた。同時に、2011 年に 1200V 高耐圧の MOSFET が手に入るようになり、MOSFET の運

Table 1: The output current progress of the developed driving circuit

Circuit type (FY)	R&D(2007)	Test I (2008)	Test II (2009)	Development (2010)	Improvement (2011)
Current (A/coil/V)	67/400	141,397/500	187,260/850	270,55,740/950	232,282,383/1950
Pulse width (μs)	1.1	1.2,2.5	0.8,1.2	0.8,1.8,2.4	0.4,0.5,0.7
Repetition (Hz)	1	1	10	150	10
# of MOSFET	2	4	4	6	6×2
MOSFET type	2SK3131	STY60NM60Z	STY30NK90Z	IXFB44N100P	IXFB30N120P
Voltage resistance (V)	500	600	900	1000	1200



Figure 4: The CT probe signals of the output current. The vertical and horizontal axis scales are 50A/div and 100ns/div.

転電圧を 900V から 1000V まで上げることが可能になり高速化がより容易になった。2012 年に、6 並列-2 直列で総数 12 の MOSFET を使用し、383A、282A、232A/coil の出力をそれぞれ 0.7、0.5、0.4μs のパルス幅で実現することに成功した。

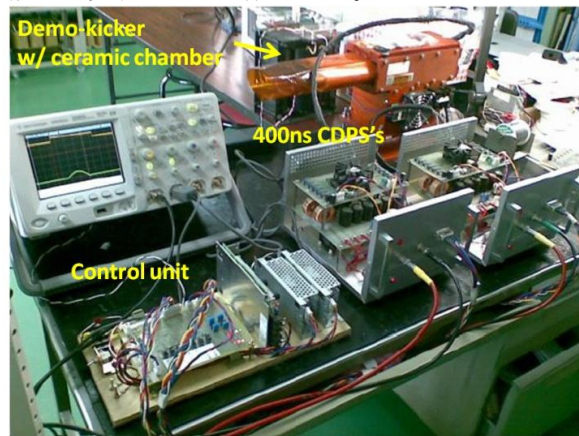


Figure 3: Test bench view of the improvement circuit.

図 3 に示すように完成したドライブ電源の筐体サイズは目標サイズを大きく下回る 210(w)×160(h)×260(d)mm である。図 4 に各パルス幅での出力を高速 CT にて測定した結果を示す。CT プローブによるインダクタンスのため、出力は 8.0%減衰しており、セラミックチェンバーによる減衰を合わせて 18%程の出力の低下が見られる。

一連の開発により電源出力増強と高速化への基礎技術を確認させた。MOSFET の並列接続数と直列接続数を増加させ、そのスイッチング制御の同期性が確保できれば出力の増強が比較的容易に可能である。

これまでの MOSFET の高耐圧化と電源性能のトレンドを図 5 に示す。MOSFET の高耐圧化に伴いパルス幅が 1.0μs 以下の領域においても電流値を増加させることが用意になっており、そのトレンドの傾きから並列数を維持したまま直列接続数の倍増で 1.0μs 以下の領域で 800A/coil、また現状の電源を 2.0μs 以上のパルス幅の領域で出力させれば 1kA/coil 以上の出力を得られると見通しを立てることが出来る。

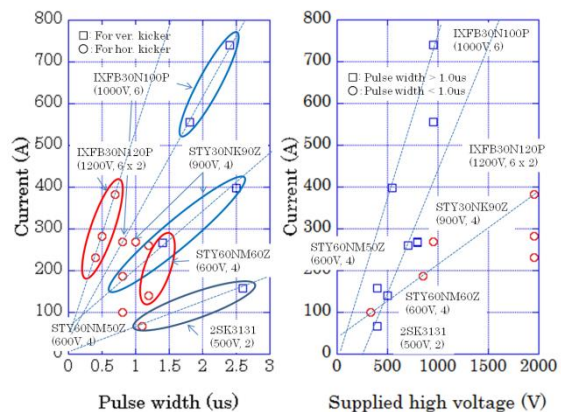


Figure 5: The output current improvement for the pulse width and supplied voltage

4. 高速パルス電源の運用上の課題と対策

実際のビーム運転での運用では、無故障でのユーザー運転適用が望まれる。特に本電源は加速器ビームライン近傍の放射線、ビームノイズ下のシビアな環境下に置かれるため、高い環境耐性が求められる。長期運転安定性を確保する上で下記の点が重要な技術的な課題となる。

- 1) 複数の並列接続された MOSFET のスイッチングの同期性の確保と、偶発的な非同期でのスイッチング時の過電流保護回路の確保
- 2) MOSFET の耐電圧の 90%以上の高い電圧での運転を行うため、MOSFET の熱負荷低減
- 3) キッカーが設置されるセラミックチェンバーをビームが通過する際の wake-field により放出される高周波電磁場ノイズの低減とそれによるスイッチング誤動作の低減
- 4) ビームキック時に誘起される高い逆起電力のキッカーコイルからの侵入の低減
- 5) シンクロトロン放射光の X 線損傷の低減

上記技術的な課題の 3)~5)項は、ドライブ電源回路の運用上の要点であるドライブ電源をマグネット近傍に設置する条件から生まれている。1)~2)項に関しては電源固有の問題として長期安定性を確保する上で重要である。

1.0 μ s の出力パルス幅を境にその 3)項のノイズ耐性も含めて 1)、2)項の取り扱いの重要性が認識されている。素子耐圧 1000V の MOSFET を 6 並列接続し、90%の運転電圧、0.8 μ s のパルス幅にて 10 日間 1Hz 連駆動した結果、故障となった MOSFET 素子を IR-OBIRCH 解析した結果を図 6 に示す。

IR-OBIRCH解析(Sample "A")

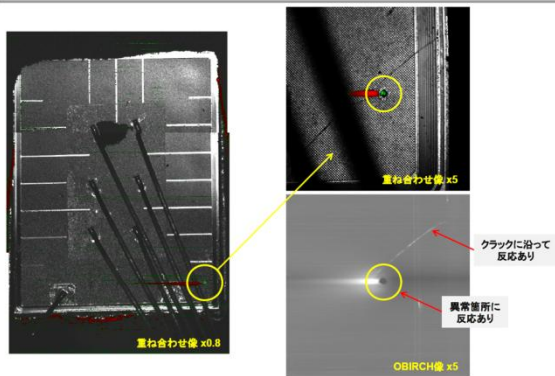


Figure 6: The IR-OBIRCH analysis results for a broken MOSFET.

チップにクラックを確認し、クラックに沿って OBIRCH 反応を確認した。瞬間的に高電位が印加されチップ内部の脆弱な部分が破壊され「穴」をあけ、その影響でチップにクラックが発生したと思われる。故障した MOSFET の解析によると、多くが、同様の破壊過程をたどっており、原因不明の瞬間的・突発的な高電位が Vds 耐圧を超えたものであると判断できる。そこで、偶発的な過電圧、過電流による突然の MOSFET の劣化・破損事象を抑えるため、次の対策を行った。まず、MOSFET 素子の ON 抵抗 (Vgs 間)、スレッシュホールド電圧(Vth を Vds=Vgs にて測定)のバラつきを 10%以下に抑えるスクリーニングを実施し回路に搭載している。通常流通している MOSFET 素子の特性は特性上限を超えないように品質管理はされているが、バラつき度についてはスクリーニングを実施しない場合、10%以下に抑えることは不可能である。これにより高速パルス幅になれば

なるほど厳密さが要求されるスイッチングの同期性を素子レベルで確保することに努めた。次に、ドライブ電源の設置環境による回路に重畳する電磁波ノイズを GND の取り回し、浮遊インダクタンスの低減などの工夫により改善をしている。また、スイッチングの同期性の確保の点からゲート信号の同期性を実現するため、素子の配置、分配線長の均一化に注意している。MOSFET の個々の温度分布はジャンクション温度を変化させ ON 抵抗に差異を生じさせ、同じくスイッチングの同期性を乱すことになるため、コンデンサー、抵抗素子などの 6~17°C以上の発熱をする素子のヒートシンクへの接続と電源庫内の温度を均一化、除熱するための強制空冷ファンによる冷却を行った。これらの対策は素子寿命の観点からも重要である。これらの改善によりおおよそ工場内エージングでの 2 週間以上の連続運転の安定性の確保が可能になった。

しかしながら、実際にビーム運転への適用を図ると、連続運転期間は 5 日以下まで減少することになった。ビーム運転への適用をおおよそ 1 年に渡り実施し、故障統計をためることにより、故障プロセスがビームフィリングモードとシングルバンチ電流値に強く依存していることが判明した。図 7 に電源故障頻度が集中した典型的な、電流値の高いシングルバンチを含むフィリングモード(11/29 バンチフィリング+シングル 5mA バンチ)と典型的な高周波ノイズをドライブ電源に重畳させるフィリングモード(203 バンチフィリング)でのキッカーマグネットに挿入されているサーチコイルの出力励磁波形に重畳しているビームノイズの様子を示す。

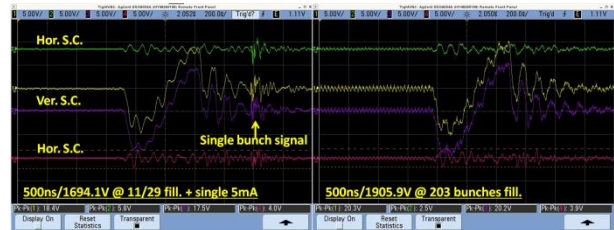


Figure 7: The vertical and horizontal search-coil signals for each magnet coil at beam operation. The right figure shows the signals at 203 bunch filling mode. The left figure shows the signals at 11/29 filling +single 5mA 1 bunch mode. In these cases, the driving circuit was operated with 500 ns pulse width.

左図中のオシロスコープの波形にはシングルバンチビームノイズが孤立して見えている。右図中のオシロスコープの波形には均等にバンチが分配されているため、全体に渡って細かなビームノイズが見えている。シングルバンチの電流値が 3mA を閾値として故障確率が上昇し、5mA では瞬時に故障に至る。これはシングルバンチの電流値が電源故障を誘起している典型例である。それに対してシングルバンチ電流値は 1mA 以下と低いのであるが、多数あるフィリングモードの中でも 203 バンチフィリングモードが突出して故障確率が高かった。これにより、電源故障要因のビームバンチ電流値に加えて、フィ

リングモードに依存したビームの高周波ノイズが挙げられる。ドライブ電源をマグネット近傍に設置する条件から生じる技術的な課題 3)~5)項の改善のため、まずは、ドライブ電源へノイズの乗りやすい外部入力に上位の絶縁ユニット回路及びドライブ電源内に絶縁機能を設け、ドライブ電源をグランドレベルから完全に切り離れた状態を実現している。また、放射線シールドと電磁シールドを兼ねた鉛板をアルミ板にて挟み込んだ遮蔽ボックスに電源を格納することとした。図 7 にドライブ電源の実装の様子を示す。これらの結果、電源のノイズ耐性が向上しシングルバンチ電流値が 10mA に達する大電流バンチフィリング、203 バンチフィリングを始めとする各種フィリングモードに対しても無故障での連続運転が可能になり、長期加速器停止期間間の連続運転期間条件である 4 カ月以上の長期運転安定性が確保された。



Figure 7: Actual setup of the driving circuits stored in the radiation and noise shield boxes. Two driving circuits are connected to each coil. The one is standby driving circuits.

5. まとめと今後の展望

400ns のパルス幅出力が可能な電源の完成とビーム運転運用の長期安定性の確保により、500~800ns に広く分布する高速なビーム入射時水平振動の抑制が可能になった。また、垂直キックスキームによる短パルス光生成では、周回時間 4.8 μ s のうち、400ns の領域に存在する一部バンチにのみ、50 μ m スリットスライシングにより 3ps 程度の短パルス光生成が可能[3]になり、通常放射光ユーザーと、短パルス光ユーザーの共存を目指しやすくなった。ドライブ電源サイズは目標通りとなっており、30cm の加速器ビームラインの狭いスペースにでもベーター関数が最適な位置に高速パルスキッカーの設置が可能になった。加速器構成要素が高密度化する加速器ビームライン上で、ビーム制御の自由度が向上したと考えられ、今後の応用展開に期待できる。一例としてニュースバル電子蓄積リングにおいて波長可変 THz

領域放射光の新しい発生方法として垂直キッカーによるクロマティシティー変調を利用することが提案されているが、ニュースバル電子蓄積リングでのビーム周回時間が 396ns であるため、実際に我々の開発した 400ns パルス幅高速パルス電源が R&D 試験機として導入されている[4][5]。

この高速パルス電源の将来的な応用の一つとして、1ps 短パルス光生成をバンチバイバンチ、ターンバイターンで生成するスキームを確立することを目指している。これによりスリット切り出しによるフラックスの低減を繰り返し数により補うことが可能になり垂直キックスキームによる短パルス光生成の実用化に道筋が開けると考えている。このために必要となるドライブ電源は 40ns の高速パルス幅と 200kHz 以上の高速繰り返し性、1kA 以上の電流出力を必要とする。将来光源の放射光では、局所的な瞬間的なカップリング補正、より高度、高速な入射時水平振動の抑制のため、多極パルス磁場の応用が考えられる。このために必要となる電源では 200ns 程度の高速パルス幅と、6kA 超の電流出力が必要となると考えられる。

今後、更なる高速性、高出力化、高繰り返し化に向けて下記の電源の開発の方針を立てている。1) より ON 抵抗の低い MOSFET 素子、SiC、GaN-MOSFET への移行による高速化、高繰り返し化 2) 素子接続数の増強とドライブ電源のトランス結合による出力増強 3) スイッチング技術を転用し、ブルームライン線路による高速化、高繰り返し化、高出力化である。次へのステップとして 200ns パルス幅、1kA/coil 出力電源の開発を開始している。

参考文献

- [1] C. Mitsuda, et al., Proc. of the 1st International Particle Accelerator Conference (IPAC10), Kyoto, Japan, 2013, 23 May, P2252.
- [2] C. Mitsuda et al., Proc. of the 10th Synchrotron Radiation Instrumentation (SRI09), Melbourne, Australia, 2009, 27 Sep, AIP Conference Proceedings, Vol. 1234, p193.
- [3] C. Mitsuda et al., Proc. of the 11th Synchrotron Radiation Instrumentation (SRI12), Lyon, France, 2012, 9 Jul, Journal of Physics: Conference Series, 425 (2013) 042012.
- [4] Y. Shoji, et al., Phys. Rev. ST-AB 13, 060702 (2010)
- [5] Y. Shoji, et al., "Fast VERTICAL KICKER SYSTEM OF NEWSUBARU", Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan in Japan, Nagoya, Aug. 3-5, 2013