

## SuperKEKB 制御のための EPICS on F3RP61 EPICS ON F3RP61 FOR SUPERKEKB ACCELERATOR CONTROL

小田切淳一<sup>#, A)</sup>, 安達利一<sup>A)</sup>, 石橋拓弥<sup>A)</sup>, 古川和朗<sup>A)</sup>, 梶裕志<sup>A)</sup>, 小林鉄也<sup>A)</sup>, 白津英仁<sup>C)</sup>, 田中幹朗<sup>D)</sup>,  
出口久城<sup>B)</sup>, 照井真司<sup>A)</sup>, 中西功太<sup>A)</sup>, 中村卓也<sup>D)</sup>, 中村達郎<sup>A)</sup>, 林和孝<sup>B)</sup>, 三増俊広<sup>A)</sup>,  
吉井兼治<sup>D)</sup>, 芳藤直樹<sup>E)</sup>

Jun-ichi Odagiri<sup>#, A)</sup>, Toshikazu, Adachi<sup>A)</sup>, Hisakuni Deguchi<sup>B)</sup>, Kazuro Fukawa<sup>A)</sup>, Takuya Ishibashi<sup>A)</sup>,  
Kazutaka Hayashi<sup>B)</sup>, Hiroshi Kaji<sup>A)</sup>, Tetsuya Kobayashi<sup>A)</sup>, Toshihiro Mimashi<sup>A)</sup>, Takuya Nakamura<sup>D)</sup>,  
Tatsuro Nakamura<sup>A)</sup>, Kota Nakanishi<sup>A)</sup>, Hidehito Shiratsu<sup>C)</sup>, Mikio Tanaka<sup>D)</sup>, Shinji Terui<sup>A)</sup>, Naoki Yoshifuji<sup>E)</sup>,  
Kenji Yoshii<sup>D)</sup>

<sup>A)</sup> High Energy Accelerator Research Organization

<sup>B)</sup> Mitsubishi Electric TOKKI Systems Corporation

<sup>C)</sup> Yokogawa Electric Corporation

<sup>D)</sup> Mitsubishi Electric System & Service Co., Ltd.

<sup>E)</sup> East Japan Institute of Technology Co., Ltd.

### Abstract

Control systems of modern accelerators tend to adopt Programmable Logic Controllers (PLCs) as their front-end controllers. This means that, as to control system based on Experimental Physics and Industrial Control System (EPICS), yet another front-end controllers (PLCs) have been placed under the Input/output Controllers (IOCs), which are supposed to function as front-end controllers. The doubled layers of front-end controllers, i.e. PLCs and IOCs makes the control system pointlessly complex in many cases. It also increases the cost for implementation and maintenance of application programs. Recently, PLC's CPUs that can execute real-time OS have become available on the market. It opened a way to consolidate a PLC and an IOC into a new type of front-end controller. In particular, F3RP61 CPU adopted Linux for its OS to allow developers to reduce turnaround time for the implementation and debugging of the application programs. The PLC-based IOC, EPICS on F3RP61, have been adopted to control many subsystems of SuperKEKB accelerator. This paper describes several applications as well as basic performance of EPICS on F3RP61.

### 1. はじめに

近年、加速器制御のフロントエンドに PLC が多用されるようになった。PLC は時とともに高機能化を続け、IOC と役割が重複するまでに至った。実際の加速器制御システムでは PLC は IOC の下に配置され、両者は Ethernet 等で通信する。この場合、大きく分けて以下の 3 種類のシステム構成が考えられる (Figure 1 (A) 参照)。

1. 制御ロジックは PLC に置く。IOC は上位計算機と PLC を仲介する通信プロトコル・コンバータとして機能する。
2. 制御ロジックは IOC に置く。PLC は被制御機器と IOC を仲介するリモート I/O として機能する。
3. 上記2つのケースの間。制御ロジックは IOC と PLC に分散される。

上記 3 つのケースで 1 の場合は IOC が、2 の場合は PLC の機能が十分に活用されないという意味で無駄が多い。この場合の「無駄」にはハードウェア資源のみならずソフトウェア開発における人件費の無

駄も含まれる。ケース 3 の場合は制御ロジックの保守が困難になり、不具合発生時の調査が難しくなるという問題がある (例外については後述する)。

これらの問題はフロントエンド・コントローラの上にフロントエンド・コントローラを配置する屋上屋を架すシステム構成を採ることに起因する。従っ

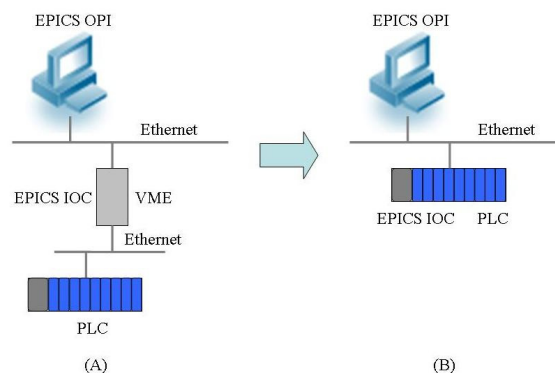


Figure 1: Consolidation of front-end computers.

<sup>#</sup> jun-ichi.odagiri@kek.jp

て PLC 自体を IOC とすることができれば、これらの問題が解決する (Figure 1 (B) 参照)。

前述のように高機能化を続ける PLC は、OS を搭載する CPU モジュールが市場に供給されるに至り、PLC 自体を IOC として利用する道が拓けた。中でも横河電機社製 FA-M3 PLC [1] の CPU モジュールの 1 つである F3RP61 (Figure 2 参照 [2]) は OS として Linux を採用している点に特徴がある。Linux 上でのプログラミングに馴染んだ人材が豊富であること、Linux のカーネルがユーザ・プログラムのバグから保護されていることなどにより、アプリケーション開発が容易かつ効率的になった。



Figure 2: F3RP61 (e-RT3 running Linux as its OS).

## 2. パフォーマンス測定

### 2.1 I/O アクセスに要する時間

最も基本的なパフォーマンスとして I/O モジュールへのアクセスに要する時間を計測した。計測はアナログ、デジタルの各々に対し 2 つの時間を対象として行った。1 つは EPICS のレコードのプロセスに要する時間であり、もう 1 つは F3RP61 の Board Support Package (BSP) が提供する Application Program Interface (API) を直に呼び出す場合に要する時間である (Table 1 参照)。前者が後者の 2 倍程度であることから、ユーザ空間における EPICS の処理に要する時間とカーネル内の処理に要する時間が同程度であることが分かる。

Table 1: Access Time Required

Access type	Record Level	Driver Level
Analogue read	26.46 micro sec.	15.73 micro-sec
Analogue write	24.32 micro-sec	12.34 micro-sec
Binary write	23.13 micro-sec	13.02 micro-sec

### 2.2 リアルタイム応答性

カーネル・バージョン 2.4 までの Linux はリアルタイム応答性が悪かった。その原因はカーネル・モードで実行中のプロセスから他のプロセスが実行を横取り (プリエンプション) することができなかったことである。この点はバージョン 2.6 のカーネルからカーネル内でのプリエンプションが可能になった

ことにより大幅に改善された。さらにリアルタイム応答性を格段に改善するパッチ (CONFIG\_PREEMPT\_RT [3]) がリリースされている。横河電機社が提供するリアルタイム対応のカーネルはこのパッチを当てたものである。

Figure 3 は、周期的な割込みにより起床するプロセスが割込み発生時刻からどれだけ遅れて起床したか、を測定した結果である。この測定はプロセス間通信を行う多数のプロセスを生成する hackbench [4] と呼ばれるバックグラウンド・アクティビティの下でなされた。CONFIG\_PREEMPT\_RT パッチが当てられたカーネルの場合、計測された遅延の最悪値は 92 マイクロ秒であった。数十マイクロ秒のレベルの処理は FPGA で扱う傾向にある今日ではリアルタイム Linux と FPGA で、ほぼ全ての要求に応えられると思われる。

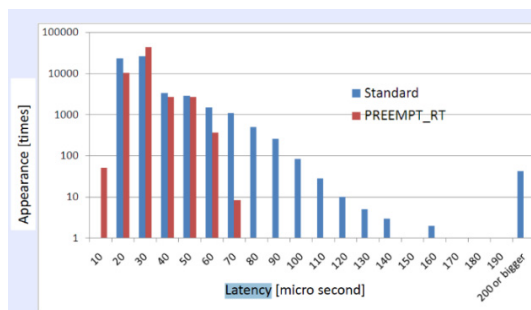


Figure 3: Real-time performance of a normal kernel and the kernel with CONFIG\_PREEMPT\_RT patch applied.

## 3. SuperKEKB 加速器制御への応用

### 3.1 真空制御への応用

従来の真空制御システムでは IOC として VME 計算機が、I/O インターフェイスとして CAMAC が、フロントエンド・コントローラとして FA-M3 PLC が、データ・ロガーとして横河電機社製 DA100 [5] が使われていた。

真空制御の特徴はアナログ、デジタルともに入出力信号の点数が非常に多いことである (オーダーとしては数百点から数千点)。CAMAC はこの要請に応えるものであったが、I/O モジュール群の製品寿命の先行きが暗いため後継となるインターフェイスが必要となった。

PLC が扱うデジタル信号については 2 種に分けられる。1 つはラダー CPU が入力信号を条件として自動的にインターロックを発報するものであり、もう 1 つは IOC から CAMAC 経由で受けたコマンド (主にオン/オフ指令) を交々の条件判断を行った上で実行するものである。後者の場合、従来のシステムでは FA-M3 PLC が CAMAC からのコマンドを受け取るために FA-M3 のデジタル入力モジュールを使用していた。そこで、このモジュールを取り外し、そこに F3RP61 を挿入した (Figure 4 参照)。これにより IOC (F3RP61) と FA-M3 のラダー CPU は共有メモ

リを介して通信することが可能となった。その結果、VME から CAMAC 経由で PLC にコマンドを送る、という冗長なハードウェア・システムが簡素化され、それに伴って IOC、ラダーCPU 双方のプログラムも簡素化された。



Figure 4: Consolidation of front-end computers. Left most is a power supply module (double width). Next to its right is an ordinary CPU module which runs ladder programs. Next to its right is the F3RP61 CPU module which functions as an IOC.

このシステム構成はセクション 1 で述べたケース 3 の IOC と PLC にロジックが分散する場合に当たるが、特に信頼性を求められるインターロックに関しては後述するようにロジックを分散するデメリットよりもロジックを役割に応じて分割するメリットの方が多い。

一方、アナログ信号の中、真空度、冷却水流量については、信号点数密度の高い AD (32 チャンネル/モジュール) を持つナショナル・インスツルメンツ社製 CompactRIO<sup>[6]</sup> が選択された (Figure 5 参照)。

CompactRIO には CA-Server と呼ばれるオプショ



Figure 5: CompactRIO under installation. The light blue cable is used in order to interconnect the EtherCAT slave chassis (down) to the EtherCAT master controller (up).

ナルな機能があり、IOC と CompactRIO は EPICS の Channel Access (CA) と呼ばれるプロトコルにより通信することができる。このため IOC (F3RP61) と CompactRIO との通信のためのデバイス/ドライバ・サポートの開発は不要であった。CompactRIO の CA-Server については過負荷試験を行い、十分な安定性があることを確認した。

温度モニタについては点数が多いため費用の面から既存の DA100 を全面的に後継機種 (MW100<sup>[7]</sup>) に置き換えることはできなかった。そこで従来通り GPIB でモニタすることとした。従前は VME 計算機の GPIB インターフェイスがマスターであったが、更新後は FA-M3 PLC の GPIB モジュールがマスターとなり DA100 から温度情報を読み出す。このために F3RP61 上で実行される GPIB 用のデバイス/ドライバ・サポートが新規に開発された。

上記の真空制御システムは、真空システムの根幹を成す機器 (CCG、イオン・ポンプ、ゲート・バルブ、バキューム・スイッチなど) を対象とした動作試験に供されている。

### 3.2 LLRF 制御への応用

SuperKEKB の LLRF システムには、従来よりも高い精度と安定性が求められる。このため既存のアナログ回路で構成されていた LLRF システムがデジタル化されることになった<sup>[8]</sup>。これに応じて LLRF システムの制御方式も根本から見直された。システムを中心となる RF フィードバックは MicroTCA の Advanced Mezzanine Card (AMC) 上の FPGA により実装された (各々の AMC は IOC としての機能を持つ)。RF の反射などの速いインターロックもまた AMC が処理する。

このシステムにおける F3RP61 の役割は LLRF の立ち上げシーケンス (Figure 6 参照) の実行と、特段の速さを求められないインターロック (温度など) の状態のモニタである。諸条件の成就を確認しつ

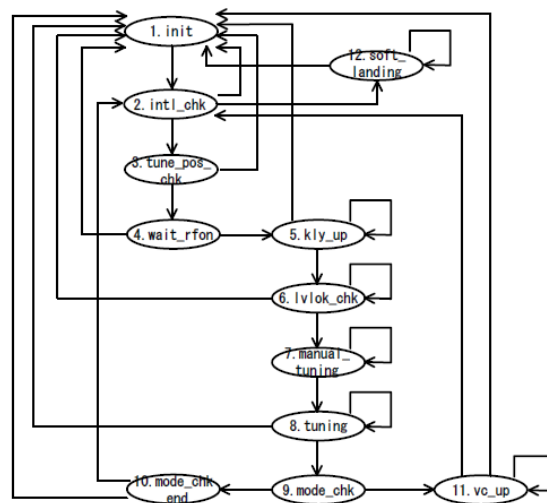


Figure 6: The state sets of starting up LLRF system.



初期状態から終状態に至る立上げシーケンスは12個の状態から成る複雑な処理となったが、EPICSのsequencer<sup>[9]</sup>を使うことにより見通しの良いプログラムとなった。

本制御システムの特徴は2点ある。1つはIOC化されたAMCとPLC、さらにGUIによる操作パネルがLLRFのラック内に組み込まれ、その中でEPICSの基本的なアーキテクチャが構成されていることである (Figure 7 参照)<sup>[10]</sup>。2つめはF3RP61ベースのIOC上においてEPICSの基本ライブラリ (base) に備わる Access Security Group (ASG)<sup>[11]</sup>、sequencer と同様の拡張機能である autosave<sup>[12]</sup> が相当に利用されている点である。



Figure 7: The first version of LLRF system.

ASGは2つの目的に使用される。1つは、制御のリモート/ローカルの切り換えである。新LLRFシステムでは現場制御にもEPICSのGUIを使用している。その結果、リモートとローカルの違いは文字通り被制御機器に遠いか近いのみであり、両者の間に本質的な差異はない。このため、ローカルの場合は予め定義された現場の計算機のみからのアクセスを許す、という方法を使った (制限は書き込みのみであり、読み出しはリモート/ローカルに依らず許可している)。もう1つは、オペレータにアクセスを許すかIOCのみにアクセスを許すか、である (これは前述のリモート/ローカルの切り換えとは直交する概念である)。このようなアクセス制御が必要になった理由は、従前の制御システムではハードワイヤに依っていた接続の一部がEPICSのCAというソフトウェアによる接続に置換えられたことである。元来、ハードワイヤに依っていた信号線はオペレータが操作する必要のないものであるため、これらに対応するEPICSレコードへの書き込みをIOCのみに許可している (この場合も読み出しはオペレータにも許可している)。

一方、EPICSの拡張機能である autosave は、IOCの再立上げに際して前回の終状態を自動復旧するライブラリである。温度インターロックの閾値の設定

など、多数の運転条件を復旧しなければならないLLRFの制御システムにとっては必須の機能である。

同制御システムは、D8、D4電源棟における実際の加速空洞による大電力試験に順次供され、その安定性、信頼性に関して実用に耐えるものであることが実証されている。

### 3.3 安全システムのモニタへの応用

人的な安全を担保する安全システムにおいては何よりも確実性が求められる。このため、全てのロジックはラダーCPUで実装された。これは以下の3つの理由による。

1. インターロックは主にAND/ORのロジックで構成される。ラダー・プログラム (Figure 8 参照) はAND/ORの関係を視覚的に描写するため、高級言語で記述した場合よりも論理の誤りに気付きやすい。
2. ラダー・プログラムを実行するのはシステム・レベルのシングル・スレッドであり、ユーザが別途スレッドを生成することは想定されていない。このため、ユーザによるスレッド間の排他制御のミスなどにより入出力を担うシステム・スレッドを止めてしまう可能性がない。
3. 上記2に関連して動作試験のカバレッジが上げやすい。

上記の理由により、安全システムに限らず、インターロックは従来型のシーケンスCPUで、それ以外の処理はF3RP61で、という役割分担をすることが望ましい。両者の連携は共有メモリを介して行うため容易である。

一方、PLCの内部状態を隅々まで把握することも

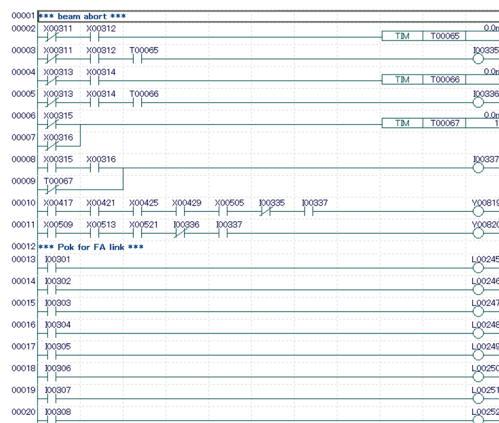


Figure 8: An example of ladder program.

運用上、欠かせないことである。この場合、2つの解がある。1つは商用のソフトウェアを導入することであり、もう1つはEPICSを利用することである。導入コストを比較検討した結果、後者が選択された。この際、最も重要な点は、EPICSからPLCの内部状態を書き換えられないようにすることである。即ちEPICSはモニタのみに徹し、人的な安全の担保に干

渉できないようにすることである。この目的のために FL-net が採用された。FL-net は Ethernet を媒体としたネットワークであり、複数のノード間に一種の共有メモリを構成する。F3RP61 はこのノードの1つとして参加し、各ラダーCPU と通信を行う。この際、ラダーCPU は、上位 (F3RP61 ベースの IOC) が読もうとするデータを自己に割り当てられた共有メモリ領域に書き込む。一方、ラダー・プログラムは決して上位の領域から読み出すことはしない (そもそも上位に領域を割り当てる必要はない)。このルールをラダー・プログラムが守る限り、上位からラダーCPU の振舞に干渉することはできなくなる。

上記システムは既に BT ラインの状態監視において実用に供され、特段の問題がないことが確認されている。

### 3.4 大電力電磁石電源への応用

KEKB では 2500 台以上の電磁石電源が使用されていた。このような多数の電磁石電源を遠隔制御するために Power Supply Interface Controller Module (PSICM) [13] が開発された。SuperKEKB では電磁石電源の増設のため PSICM も増設が必要になったが、その際に PSICM のアップグレードも行い、互換性を保ちながら機能強化を図った。一方で一部の大電力電磁石電源にはスロー・フィードバックを組み込むという機能拡張がなされた。これは出力電流を高精度で常時モニタして DAC のゲイン補正にフィードバックすることで出力電流の安定化を図るものである。この機能拡張は PSICM の設計では想定されていなかったため、スロー・フィードバックに関する遠隔制御を行うために何らかの対応策が必要となった。対象となる電磁石電源の台数はごく少数であるため、PSICM の仕様変更は行わず、スロー・フィードバックに関する遠隔制御については PSICM とは別のインターフェイスを追加的に導入することで対応することとした。幸いスロー・フィードバックのために FA-M3 PLC が電磁石電源内に組み込まれていた。そこで同 PLC に F3RP61 (IOC) を追加し、ラダーCPU との間で共有メモリを介してスロー・フィードバックに関する情報のやり取りを行うことで遠隔制御を実現した。

F3RP61 ベースの IOC はアップグレードされた PSICM とともに動作試験がなされ、特段の問題がないことが確かめられている。

### 3.5 電磁石インターロックへの応用

SuperKEKB の電磁石インターロックは FA-M3 PLC により更新されることになった。これにより、電磁石インターロックについても F3RP61 を IOC として利用することになった。8つの大電源棟の各々に FA-M3 PLC が配置され、それらは FL-net により接続される。その中の1つの電源棟 (D8) の FA-M3 には F3RP61 ベースの IOC が装着され、ベース・モジュール (バックプレーン) を介して全電源棟のインターロック状態の監視を行う。

上記電磁石インターロック監視システムについては、本校執筆時において設計の途上にある。

## 4. 結論

PLC 上で EPICS のコア・プログラムを実行する技術 (EPICS on F3RP61) により、IOC と PLC を統合することが可能となった。同技術を採用することでフロントエンド制御の階層性が低下し、ハードウェア、ソフトウェアの両面でシステムを簡素化することができた。

また、同技術の基本的な性能である I/O アクセスに要する時間、リアルタイム応答性を評価し、同技術の導入を検討する際の可否に関わる指標を得た。

同技術は SuperKEKB 制御システムのフロントエンドに應用され、本校執筆時まで真空制御、LLRF 制御、安全システムのモニタ、大電力電磁石電源の制御における試験運用、実運用、及び動作試験を通じて、その有用性が検証されつつある。

## 参考文献

- [1] <http://www.yokogawa.co.jp/itc/itc-index-ja.htm>
- [2] <http://yokogawa.co.jp/rtos/Products/rtos-prdcpu9-ja.htm>
- [3] [https://rt.wiki.kernel.org/index.php/Main\\_Page](https://rt.wiki.kernel.org/index.php/Main_Page)
- [4] <http://manpages.ubuntu.com/manpages/precise/man8/hackbench.8.html>
- [5] <http://www.yokogawa.co.jp/ns/pdf/bulletin/daq/BU04M01B01-00.pdf>
- [6] <http://www.ni.com/compactrio/ja/>
- [7] <http://www.yokogawa.co.jp/ns/daq/acquisition/mw100/ns-mw100-01-ja.htm>
- [8] [http://www.pasj.jp/web\\_publish/pasj10/proceedings/PDF/P0/SUP093.pdf](http://www.pasj.jp/web_publish/pasj10/proceedings/PDF/P0/SUP093.pdf)
- [9] <http://www-csr.bessy.de/control/SoftDist/sequencer/>
- [10] J. Odagiri et al., "Fully Embedded EPICS-based Control of Low Level RF System for SuperKEKB", Proceedings of the 1st International Particle Accelerator Conference, Kyoto, May.23-38, 2010.
- [11] <http://www.aps.anl.gov/epics/base/R3-14/11-docs/AppDevGuide.pdf>
- [12] <http://www.aps.anl.gov/bcda/synApps/autosave/autosave.html>
- [13] T.T Nakamura et al., "Upgrade of the Power Supply Interface of Controller Module for SuperKEKB", Proceedings of the 14th International Conference on Accelerator and Large Experimental Physics Control Systems, San Francisco, Oct. 5-11, 2013.