

加速管テストスタンド制御システムの開発

DEVELOPMENT OF CONTROL SYSTEM FOR ACCELERATOR TUBE TEST FACILITY

牛本信二^{#,A)}, 肥後 寿泰^{B)}, 榎本 嘉範^{B)}, 松本 修二^{B)}

Shinji Ushimoto^{#,A)}, Toshiyasu Higo^{B)}, Yoshinori Enomoto^{B)}, Shuji Matsumoto^{B)}

^{A)} Mitsubishi Electric System & Service Co.,Ltd.

^{B)} KEK

Abstract

KEK e-/e+ injector (linac) has been in operation for 35 years. In recent years, we became aware of several problems which severely limit the linac performance. Most of them are in the early installed accelerator tubes, some of which were needed to be lined-off. In such a situation, for the stable operation of the linac in the future, it is necessary for us to evaluate and prepare spare acceleration tubes. For this purpose, we started development of a test facility in September 2016. We have built a robust and flexible interlock and DAQ system using the CompactRIO, also constructed fast pulse waveform processing system which to detect incorrect pulse waveform by PXI platforms. In this report, we describe the overview of the test facility and its control system.

1. はじめに

KEK 電子陽電子入射器(以下 LINAC)は運転開始から 35 年が経過している。初期の PF-RING 入射用 2.5 GeV 電子線形加速器から幾度かの改造を経て、現在では 2 つの直線部と 180 度偏向部で構成された全長 600 m の加速器となっている。下流にある 4 つの蓄積リング (SuperKEKB LER/HER、PF-AR、PF-RING) に向けて 2.5~7.0 GeV 電子ビームと 3.0 GeV 陽電子ビーム入射をおこなっている[1]。

LINAC ではこれまでの大規模な改造に合わせて、新しい型の加速管を導入しており、現在のビームライン上には Table 1 に記した 4 種類の加速管が使用されている。

ここ数年、初期型である PF 型の 2 m 連結加速管を中心に冷却水路からの漏水、暗電流や放電頻度の増加などの性能劣化が見受けられるようになってきている。運転に支障がある状態まで悪化した加速管は交換をおこなっており、撤去した加速管内部を観察したところ、ビームによる影響と思われる劣化が確認されている[2]。

今後の安定した運転に向けて、昨年より予備加速管や RF コンポーネントの試験をおこなうためのハイパワーテストスタンドの立ち上げを進め、運転を開始した。本報告ではこの施設の概要と制御システムについて紹介する。

Table 1: Specification of Regular Accelerating Tube

Type	PF	PF(B)	KEKB	LAS
Installation [Year]	1982	1995	1995	2011
Frequency [MHz]	2856	2856	2856	2856
Operation gradient [MeV/m]	20	20	20	10
Length [mm]	2031.95	2064.45	2072.45	2190.97
Aperture [mm]	20	20	20	30

2. 施設概要

本施設は LINAC 建屋内の旧クライストロン準備室に展開されている。本施設は 2016 年 9 月から本格的な整備を進めて、10 月から試験運転を開始した。Figure 1 に施設の外観、Figure 2 にシールド内部の様子を記す。Table 2 に本施設での運転パラメータを記す。

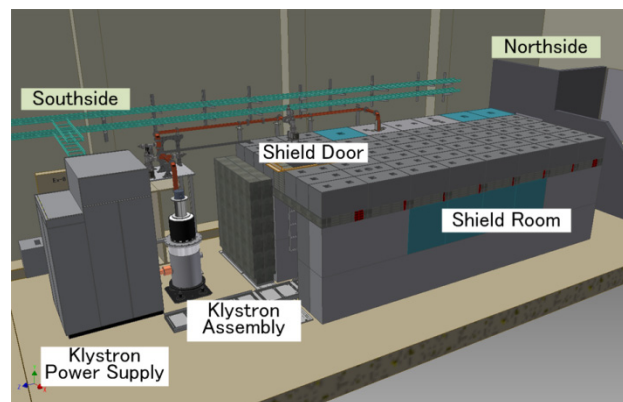


Figure 1: Layout of Test Facility.

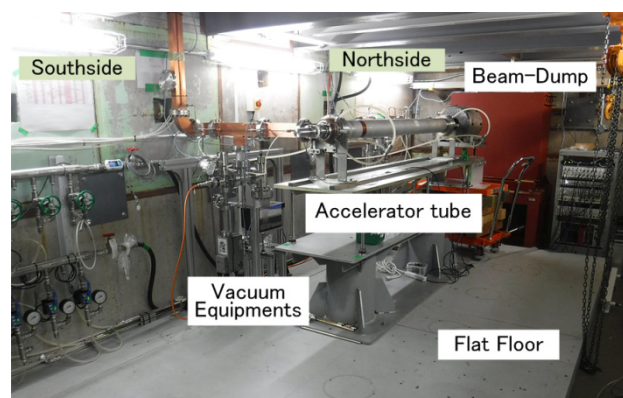


Figure 2: Inside the Shield Room.

[#] ushimoto@post.kek.jp

Table 2: RF Specification of Test Facility

Frequency [MHz]	2856
Peak Power [MW]	40
Pulse Width [ns]	300 ~ 4000
Repetition [pps]	50
Pulse Compression Power Gain (in future)	4

シールドルームの大きさは幅 4m、長さ 8m、高さ 2.7m で 500mm 厚の遮蔽体(コンクリート)を組み合わせた構造となっている。南側の開口部には厚さ 500 mm のコンクリート製可動式遮蔽扉が配置されており、ここから加速管や機器の搬入出をおこなう。内部には幅 2.5 m、長さ 4.5 m、高さ 160 mm の鉄フレーム構造床が設置されており、架台や真空排気装置などが搭載されている。加速管下流には試験時に発生する放射線の遮蔽として鉛製のビームダンプと厚さ 500 mm の鉄製遮蔽体が設置されている。

本施設では運転開始以降、これまで 8 本の加速管試験をおこなってきた。

3. 制御システム

制御システムは EPICS[3]をベースとして構築している。Figure 3 に制御システムの概要を記す。EPICS は LINAC の制御システムで使用されており、高い運用実績とクライストロン制御などの既存システムや Archiver 等のソフトウェア利用が共有できるなどの点を考慮し選択した。一方、運転に使用するアプリケーションの開発には LabVIEW[4]を採用している。LabVIEW は標準ツールとして豊富な GUI と通信モジュールが用意されており、他言語に比べて短期間でグラフィカルなアプリケーション開発が可能となっている。またインターロックに使用している CompactRIO[5](以下 cRIO)や PXI[6]機器制御の開発ソフトウェアとしても使用している。EPICS レコードとの連携は CA Lab[7]モジュールを使用することで実現している。

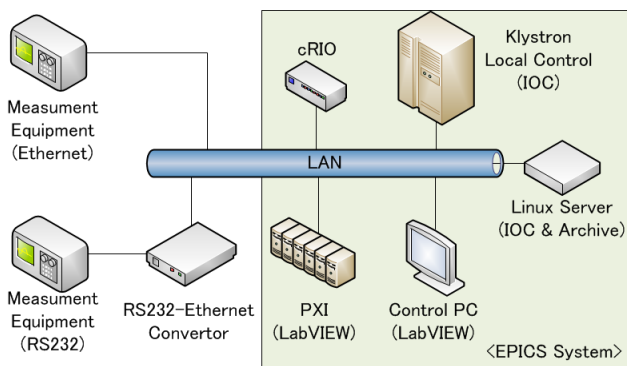


Figure 3: Outline of Control System.

3.1 インターロック

インターロックシステムは高い堅牢性が求められる。一方で本施設は試験施設であるため、用途に応じてイン

ターロックの変更が可能な柔軟性も必要となる。これらを実現するインターフェースとして National Instruments の cRIO プラットフォームを選択した。このプラットフォームは、リアルタイムプロセッサと FPGA を搭載したコントローラと各種インターフェースボードを組み合わせることで様々なシステムが構築できる。

Figure 4 にインターロックシステム、Table 3 に本施設で使用した cRIO 構成の概要を記す。

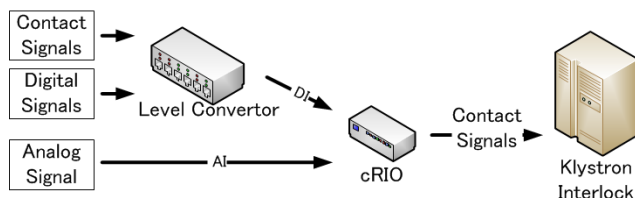


Figure 4: Interlock System with cRIO.

Table 3: Components of the cRIO System

Controller	cRIO 9063	Embedded Real-Time Controller with Reconfigurable FPGA for C Series Modules
Module	NI 9403	5V TTL sinking/sourcing 32ch digital I/O
	NI 9205	Single-ended 32 ch analog input module ±200mV to ±10V, 16 bit, 250 kS/s
	NI 9482	4-Channel SPST Electromechanical Relay Module

本システムでは豊富な入力確保するため、32ch のデジタル入力およびアナログ入力モジュール各 1 台と接点出力用の 4ch 接点出力モジュールを 2 枚使用している。

インターロックには、各種機器のコントローラに用意されている外部制御信号を用いるが、その電気的特性はリレー接点であったり、24 V 電圧出力であったりと様々である。この違いを吸収し、cRIO のデジタル I/O モジュール NI9403(TTL 入力に対応)で信号を受け取るために、Level Converter Box を使用している。Level Converter Box は 24 V トレラント、2.5 V スレッショルドの電圧入力端子と、接点入力端子を備えている。出力はそれぞれの入力端子の or をとり、TTL コンパチブル信号を出力するようになっている。

インターロックのロジック判断は cRIO に内蔵された FPGA で行うため PC の処理に影響されないリアルタイム性が確保されている。またネットワークから切り離された場合も、単独での動作が可能である。一方ステータスやアナログ値はネットワークを介して、cRIO 上のリアルタイム OS から PC へ送られ、アプリケーション上に表示される。作成した cRIO 制御パネルを Figure 5 に記す。

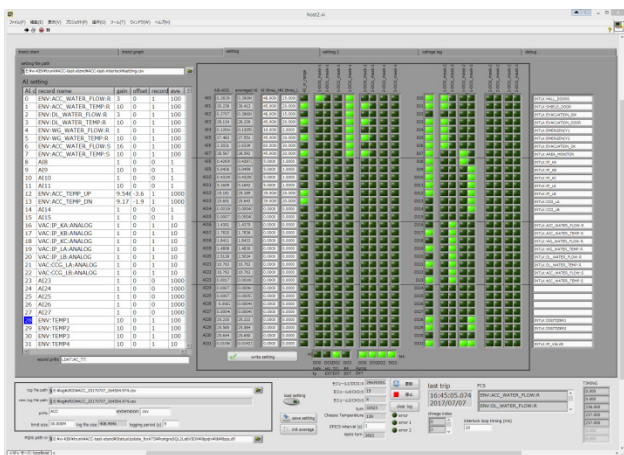


Figure 5: Interlock Application on cRIO.

このプログラムは cRIO に接続した入力信号の表示・収集に加え、視覚的に各入力信号を接点出力にアサインすることが可能である。出力信号はクライストロンモジュレータ電源のインターロックへ接続されており、電源のインターロックとして動作する。また、このプログラムではアナログ信号も任意の閾値を設けてインターロックとして使用することができる。

3.2 高速波形処理

加速管試験においては RF 波形のモニタは重要な機能である。ハイパワー試験では大放電の繰り返し発生前の小さな異常でも出来るだけ早く検知し、速やかに運転を止めることが重要であると考えている。このための高速波形収集とインターロックのための出力機能を有した機器として、National Instruments の PXIe 対応オシロスコープを選定した。

Table 4 に使用した機器を記す。

Table 4: Structure of PXI Unit

Component	Model	Specification
Chassis	NI PXIe-1065	18-Slot PXI Chassis
Controller	NI PXIe-8840	PXIe, 2.6 GHz Quad-Core Processor
Module	NI PXIe-5114	125 MHz, 250 MS/s, 8-Bit PXI Oscilloscope

クライストロンから出力された RF は加速管の入力および出力側に設置された、方向性結合器で進行波と反射波をモニタする。この信号を Giga-tronics[8]製のパワーメータで測定しながら、検波した波形をオシロスコープで処理している。Figure 6 は作成した高速波形収集プログラムである。このプログラムでは加速管への入力力からの反射の波形をパルス毎に処理し、その比から VSWR を算出するとともに、加速管の透過波も記録する。プログラムではこの VSWR 値に対して 2 段階で閾値を設定しており、最初の閾値を超えるとそれまでの 10 パルス分の波形データをファイルサーバに記録する。さらに高い閾値を超えた場合には、異常と判断し、インターロックを作動する仕組みとなっている。

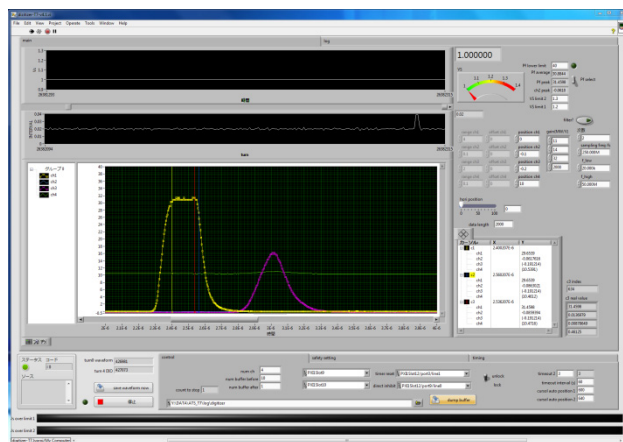


Figure 6: Waveform DAQ Application.

施設立ち上げ時の加速管エージングでは、稀に大きな真空悪化を伴う放電が発生していた。このシステムによって異常発生後 20 ms 以内、すなわち異常パルスの次のパルスを停止することにより、そのような放電を未然に防ぐことができるようになった。

また異常発生直前の波形データを収集することで放電に至る変化がより詳細に観測できるようになっている。

3.3 各種アプリケーションとデータ通信

この他にも本施設の運転では様々なアプリケーションを LabVIEW で作成し使用している。以下に運転用プログラムで利用している機器とのデータ通信について紹介する。

(1) Ethernet to RS232C Converter を使用したシリアル通信アプリケーション

本施設で使用している真空機器や測定器の多くはシリアル通信用に RS232C ポートを有しているが、Ethernet をサポートしていない。これらの機器を Ethernet 経由で制御するために、ラトックシステムの Ethernet to RS-232C Converter REX-ET60[9]を使用している。このコンバーターは事前に専用ソフトから制御機器とのシリアル通信設定と本体の IP およびポート設定をおこなう。これにより LabVIEW 等のソフトウェアから Ethernet 経由で SOCKET を使用した制御が可能となる。Table 5 に本機器を使用して制御をおこなっている機器一覧を記す。

アプリケーションで収集したデータは EPICS レコードへ書き込み、ほかのプログラム等で使用する。

Table 5: List of RS232C Devices Using REX-ET60

Device	Manufacturer	Model
Ion Pump Controller	Agilent	4UHV
Vacuum Gauge Controller	PFEIFFER	TPG300
Picoammeter	KEITHLEY	6485

(2) 加速管プロセッシング自動化パネル

加速管のプロセッシングでは、真空の状態をモニタしながら、加速管に入力する RF の制御をおこなう。本施設

で使用するクライストロンは、入力 RF レベルを一定にし、印加電圧 (Es) を変更することで出力パワーの調整をおこなっている。Figure 7 は実際にプロセッシングに使用しているパネルを示す。

このパネルでは Es や真空値などのデータの受け渡しは全て EPICS レコードを使用している。EPICS レコードを使用することで、実際の機器との通信処理をパネル毎に記述する必要がなく、レコードの caget/caput とデータ処理の記述のみでこのようなパネルが短期間で作成できる。

24 時間の連続運転時は、パネルの各パラメータを適正に設定することで、綿密なプロセッシングを自動でおこなっている。

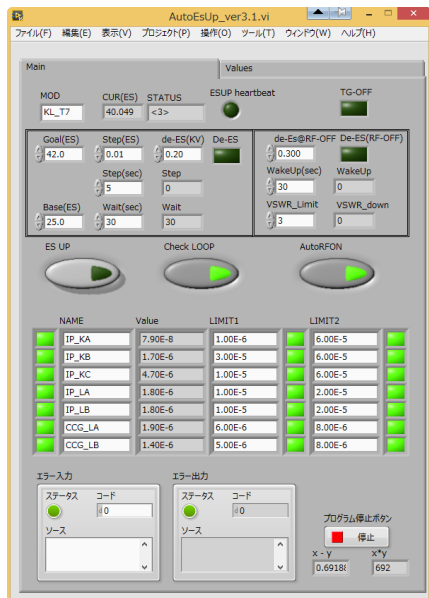


Figure 7: Auto Processing Panel.

3.4 WEB 運転ログ

本施設の運転記録は電子ログとして PostgreSQL[10] を使用している。PostgreSQL はオープンソースのオブジェクトリレーショナルデータベース (ORDBMS) であり、LINAC の運転記録にも採用されている。データベースへのアクセスは以下の 2 種類の方法を使用している。

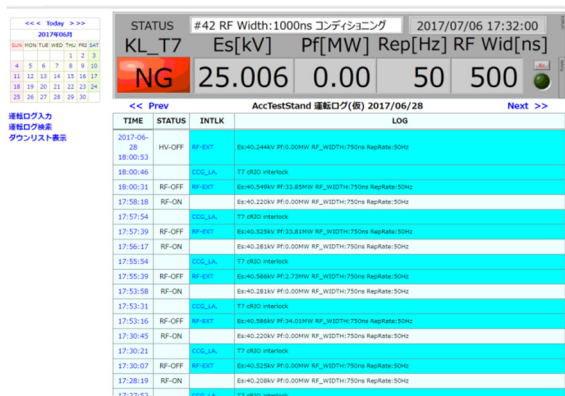


Figure 8: Web Log Application.

(1) 自動運転記録プログラム

自動でクライストロン電源のステータスを収集し、立ち上げ時およびダウン時の情報をデータベースへ書き込む LabVIEW プログラム。PostgreSQL2LabVIEW[11] ライブラリを使用しデータベースへの書き込みをおこなう。

(2) Web アプリケーション

PHP スクリプトを使用した WEB ページ (Figure 7)。運転ログ表示のほか、ログの入力・編集、検索機能を実装。あわせて、運転状況の簡易情報も表示することで、遠隔からの監視機能も有している。

4. まとめ

本報告では LINAC で稼働始めた加速管テストスタンドの概要と制御システムの現状について紹介した。

本施設では加速管のプロセッシングだけでなく、今後、暗電流の精密な測定や加速管の放電調査などの試験も展開していく予定である。また LINAC における実運転状態に対応した運転での評価もおこなうためにパルス圧縮機の導入も検討している。これらの改造を踏まえ、今後も制御システムのアップグレードを進める予定である。

参考文献

- [1] Takuya Natsui *et al.*, “KEK 電子陽電子入射器の現状”, Proceedings of the 14th Annual Meeting of Particle Accelerator Society of Japan, Hokkaido, Aug. 1-3, 2017.
- [2] Toshiyasu Higo *et al.*, “KEK の電子陽電子入射器に 30 年以上用いられてきた加速管の内面検査と高電界特性”, Proceedings of the 13th Annual Meeting of Particle Accelerator Society of Japan, Chiba, Aug. 8-10, 2016.
- [3] <http://www.aps.anl.gov/epics>
- [4] <http://www.ni.com/ja-jp/shop/labview.html>
- [5] <http://www.ni.com/compactrio/ja/>
- [6] <http://www.ni.com/pxi/ja/>
- [7] https://www.helmholtzberlin.de/zentrum/locations/it/software/exsteuer/calab/index_en.html
- [8] <http://www.gigatronics.com/>
- [9] <http://www.ratocsystems.com/products/subpage/et60.html>
- [10] <https://www.postgresql.org>
- [11] <https://sourceforge.net/projects/pqsql2labview>

本稿で使用した会社名、製品名は各社の商標、または登録商標です。