

# KEK-PF リング用ローレベル RF 系 更新の進捗

第20回日本加速器学会年会@日大船橋キャンパス

2023/8/31

KEK PF RFグループ

内藤大地, 山本尚人, 高橋毅, 本村新, 坂中章悟

- KEK PFとそのRFシステムの現状と課題
- 新規デジタルLLRFシステムの概要
- 新規デジタルLLRFシステムの性能評価
- まとめと今後

# KEK-PF & RFシステムの現状

- PF : Photon Factoryの略。
- ・ KEKつくばキャンパス内にあるリング型放射光施設。

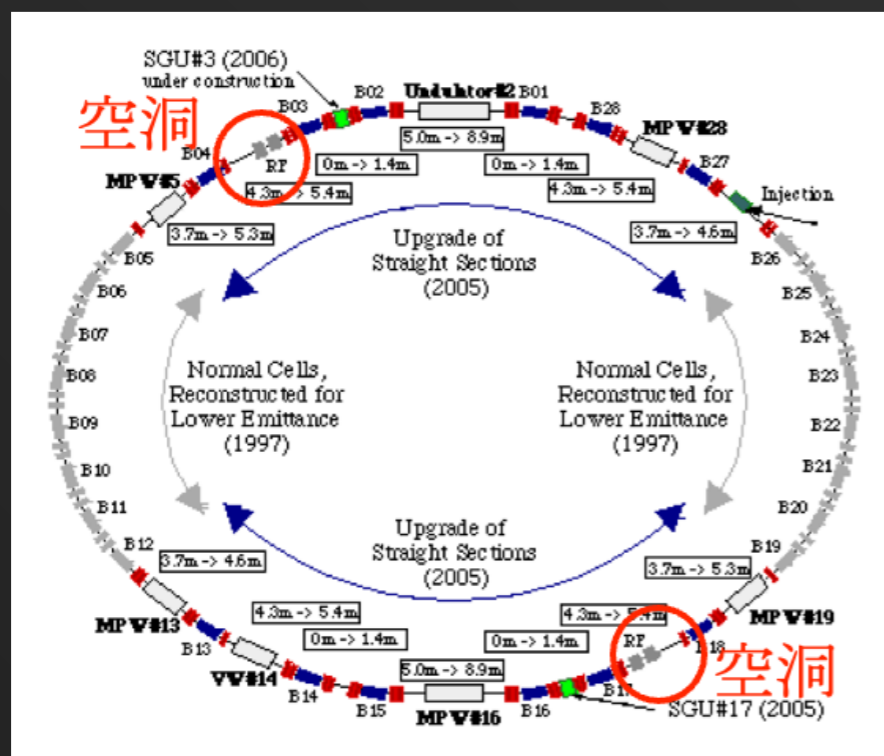
## <代表的なPFのパラメータ>

パラメーター	値
エネルギー	2.5 GeV
周長	187 m
ハーモニック数	312
ビーム電流	450 mA
ビームロス/turn	0.4 MeV
ビームライン数	38
自然エミッタンス	34.6 nm rad

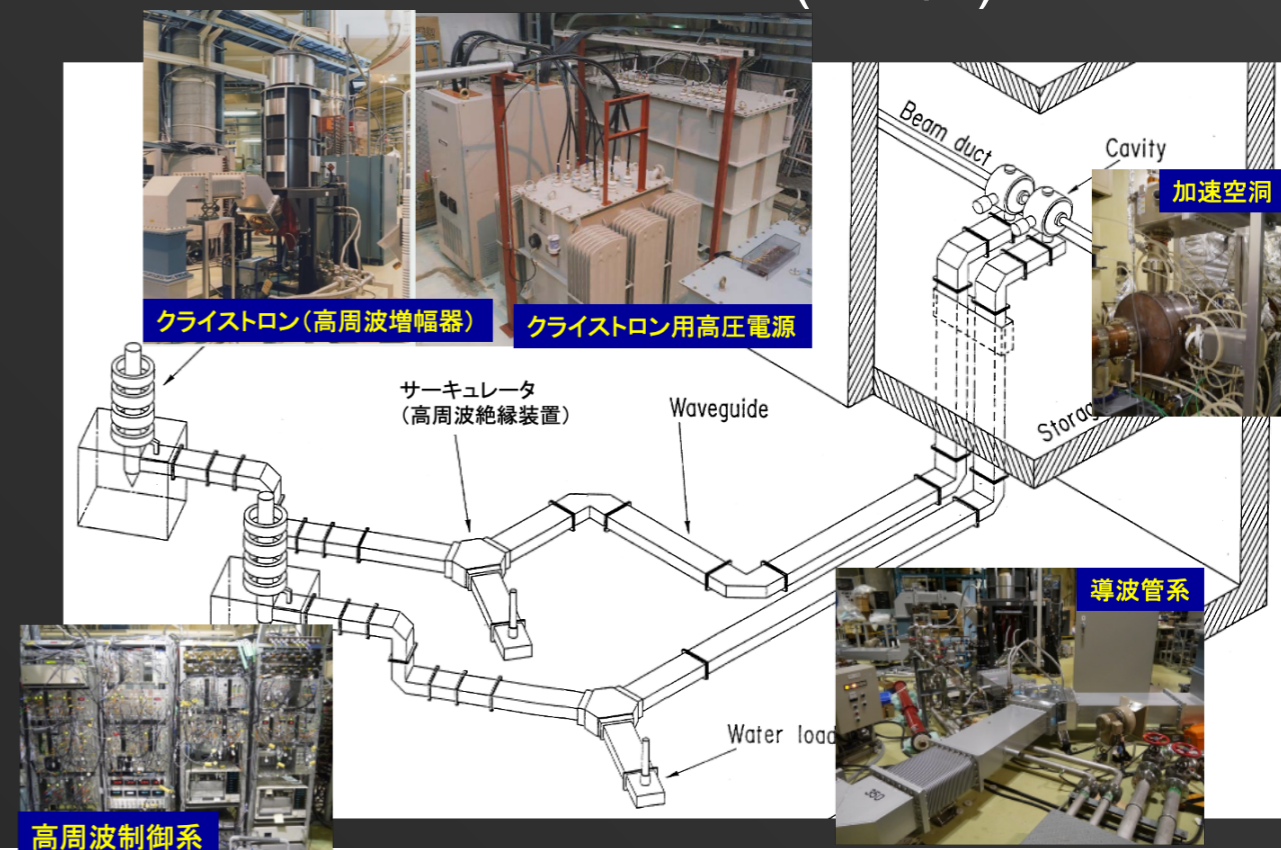
## <RFパラメータ>

パラメーター	値
空洞数	4 (2ヶ所に2台ずつ)
クライストロン数	4 (空洞1台につき1台)
RF 周波数	500.1 MHz
合計加速電圧	1.7 MV
クライストロン電力	287 kW
LLRF	アナログ(ラック8台)

## <PFリング>

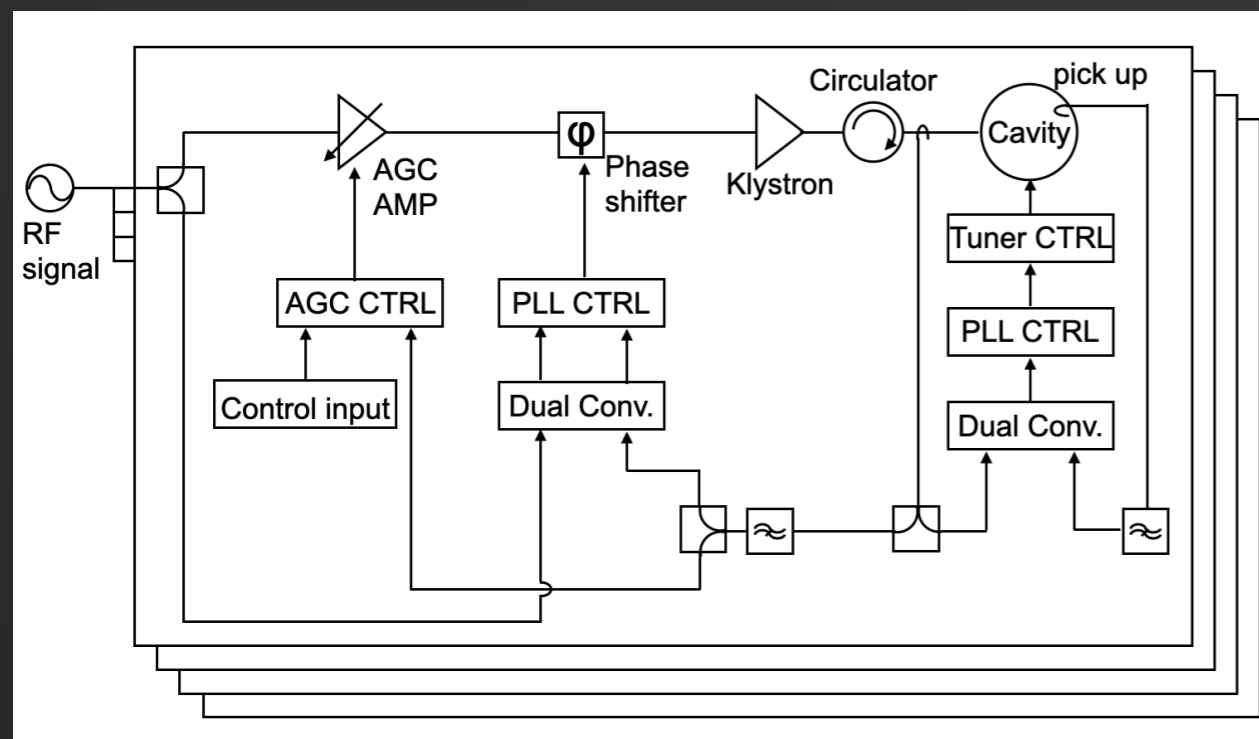


## <PFのRFシステム(2系統)>

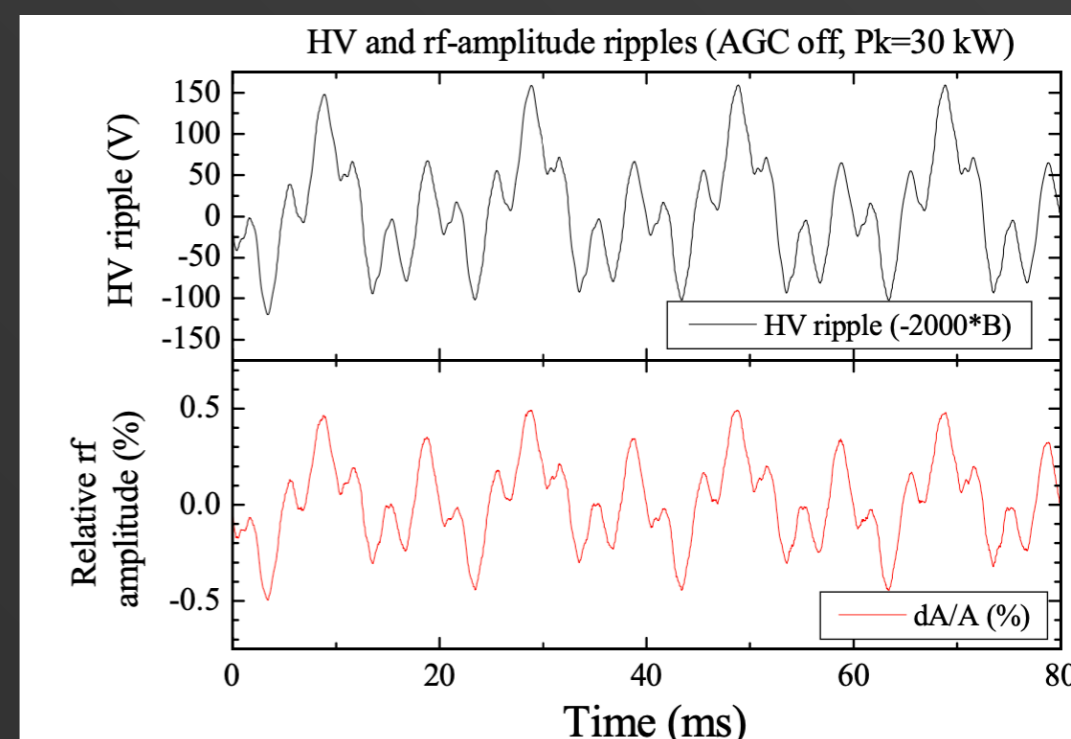


# PF RFシステムの問題点

<アナログLLRFのダイアグラム>



<クライストロン用高圧電源のリップル[1]>



<RF安定化スキーム>

区分	安定化手法	問題点	安定性 (ビーム運転時)
振幅	Automatic Gain Control Amp	AMPゲイン応答の非線形性大, 応答速度が遅い	±0.52 %
位相	Phase lock loop	ホワイトノイズでシンクロトロン振動を誘起	±0.12 °

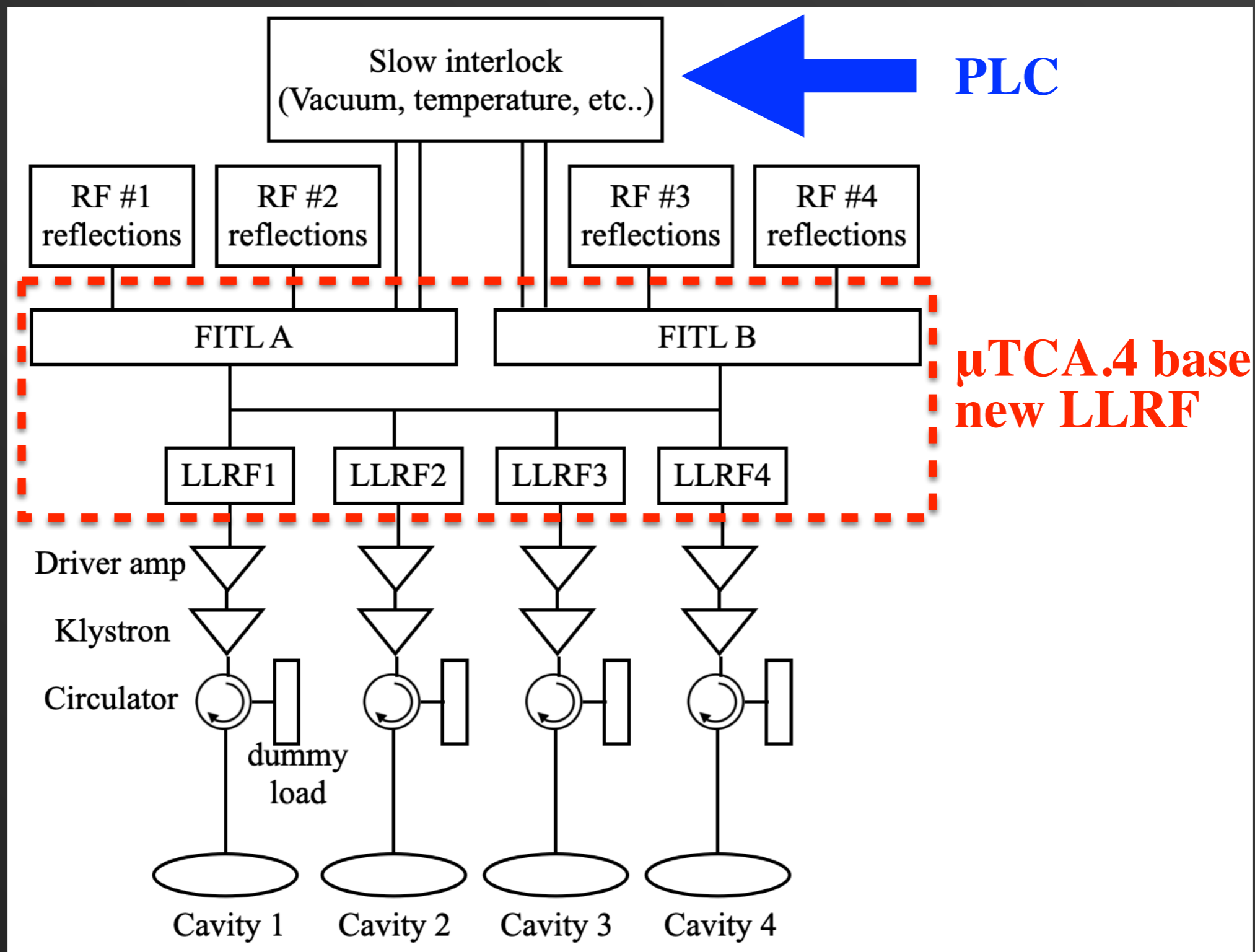
老朽化が進んでおり、生産中止になっているモジュールがある(予備が尽きれば終わり)。

**LLRFをデジタル化することで性能向上し持続可能性を向上させる。**

[1] S. Sakanaka, K. Umemori, T. Takahashi, M. Izawa, “クライストロン用高圧電源の更新,” PF ring report 836, 2003.



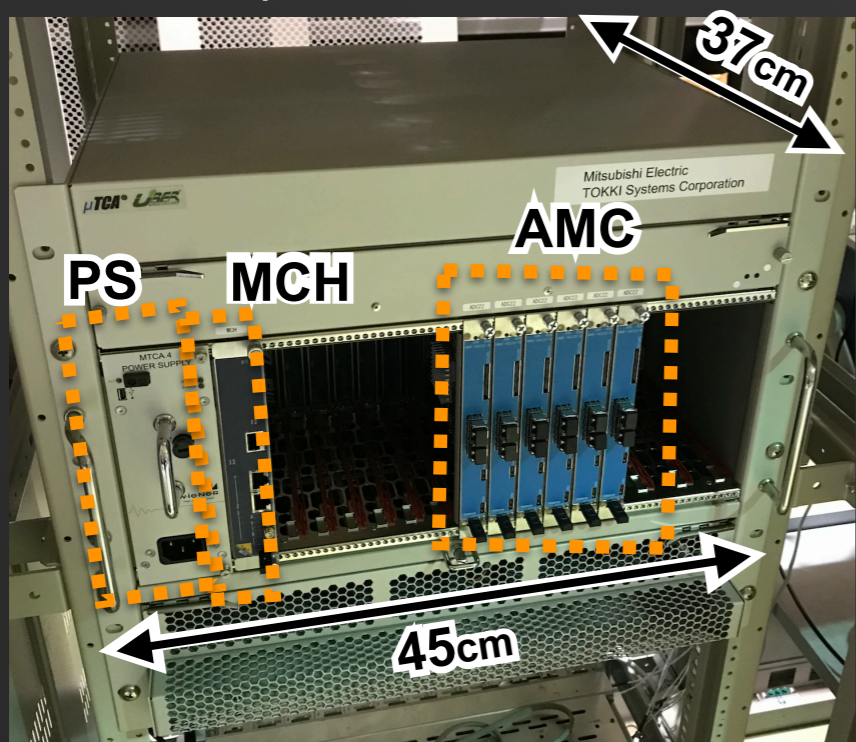
# 新規RFシステムの構成



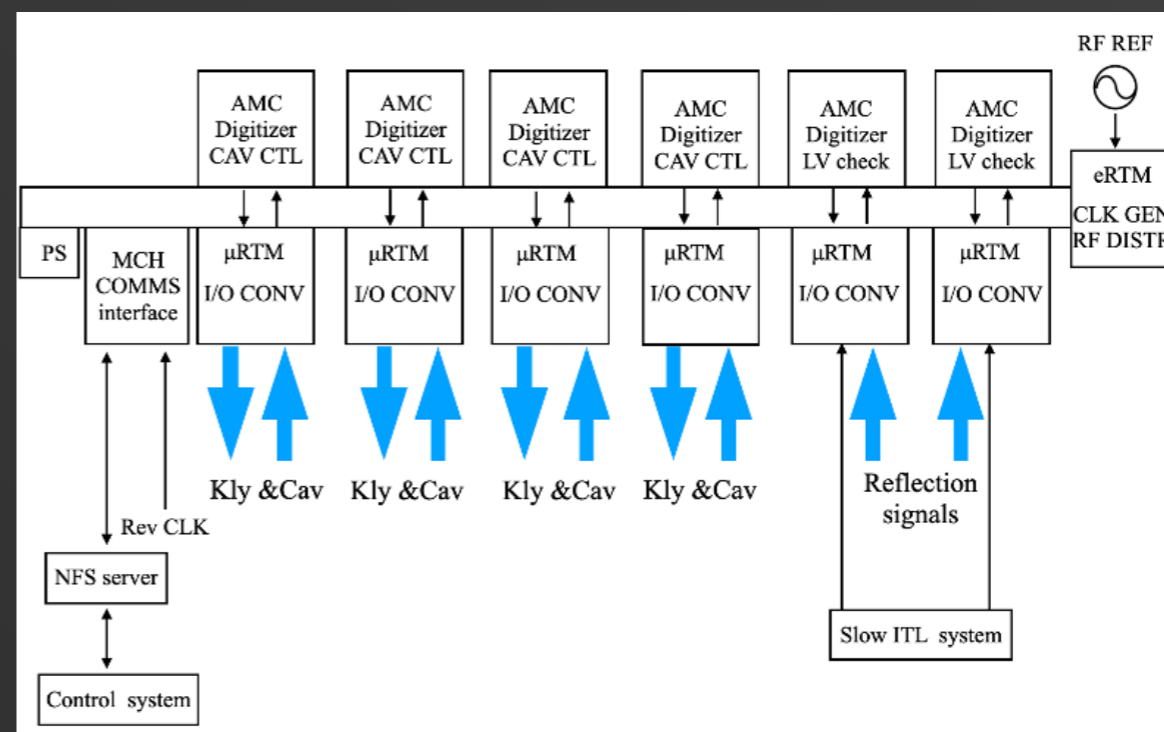
- 1空洞ずつ独立に制御。
- 高速インターロックは空洞2つ分を集約、低速インターロックは1箇所を集約。

# 新規LLRFの構成

<μTCA.4シェルフ>



<μTCA.4シェルフ内の構成>



<各モジュールの役割と設計方針>

モジュール名	役割	開発方針	使用数
eRTM	クロック生成, RF分配	SPring-8用を採用	1
μRTM	デジアナ入出力, IQ変調	J-PARC LINAC用を設計変更	6
AMC	デジタル処理	J-PARC MR用を設計変更	6

## RF制御について

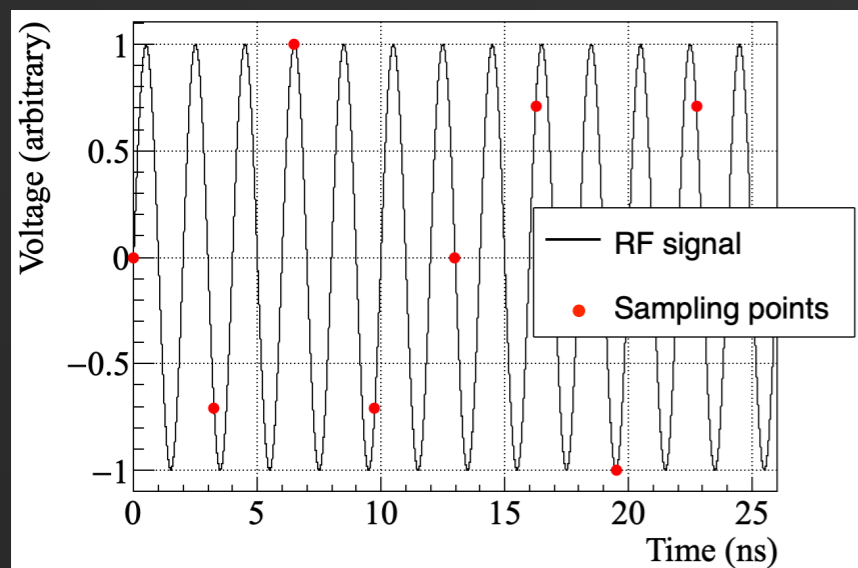
- ・ 空洞の振幅/位相制御 | SPring-8を踏襲。
- ・ 空洞のチューナー制御 | Super-KEKBを踏襲。

他機関で開発されたものを利用 => コスト、開発期間、開発リスクを抑制。

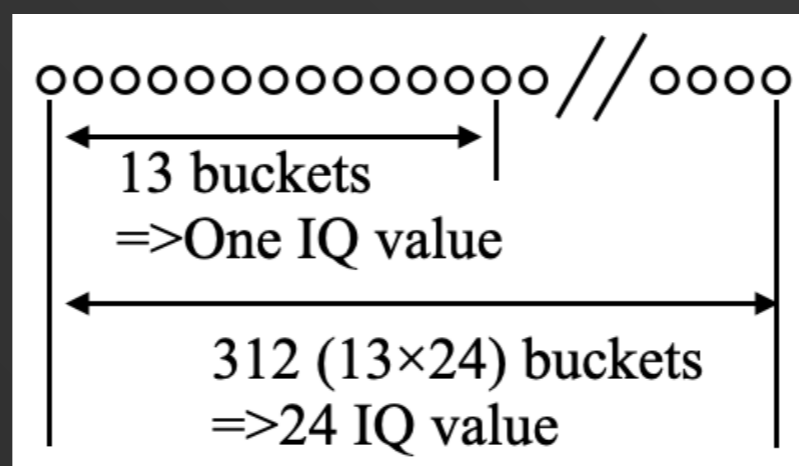
振幅安定性±0.1 %, 位相安定性±0.1 °を目指す。

# PF LLRFの特徴

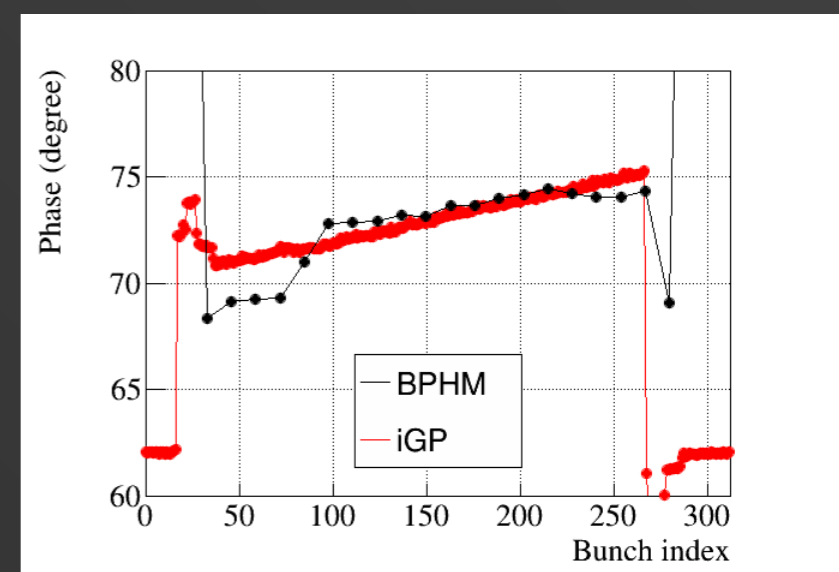
## <Non-IQ direct sampling>



## <リング1周分のIQ取得>



## <位相変動の測定例@PF>

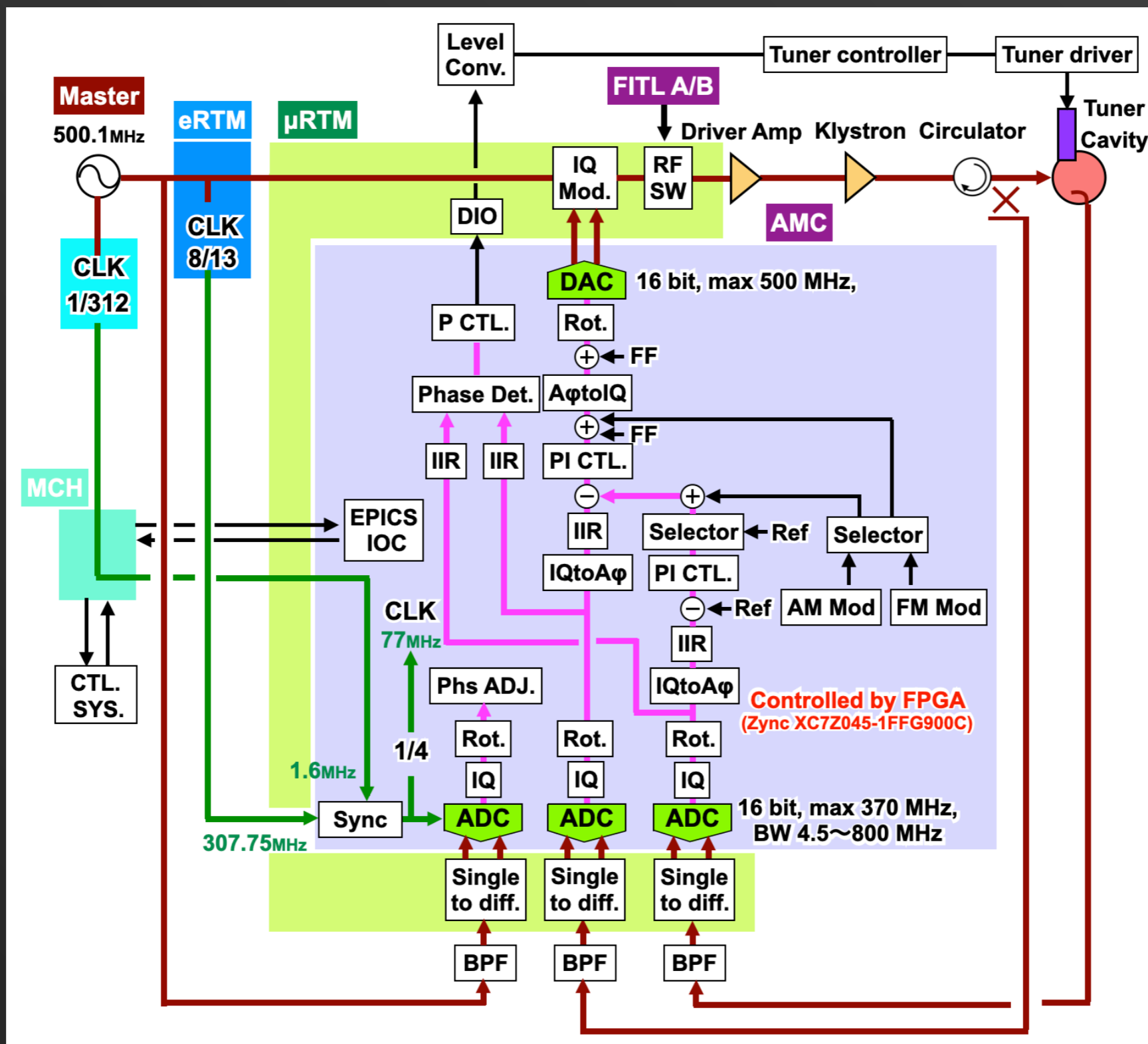


PFでのIQ計算 |

$$I = \frac{1}{4} \sum_{i=0}^7 V_i \cos \left( 2\pi i \cdot \frac{5}{8} \right)$$
$$Q = -\frac{1}{4} \sum_{i=0}^7 V_i \sin \left( 2\pi i \cdot \frac{5}{8} \right)$$

- ADCでのRF信号取得にNon-IQ direct samplingを採用。
- **ADCのsampling clockを307.75 MHz (RF周波数の8/13倍)に設定。**
  - revolution clockと同期したRF信号が検出可能に。
  - LLRFでBPM信号から各バンチの位相変動が計算可能に。
  - 空洞電圧の補正パターンを作成してフィードフォワード補正(将来計画)。
- IQ信号を振幅/位相に変換してからRF制御のフィードバック制御。
- 全ボードで同期した任意の周波数/振幅のFM変調とAM変調をRF出力に重畳可能。

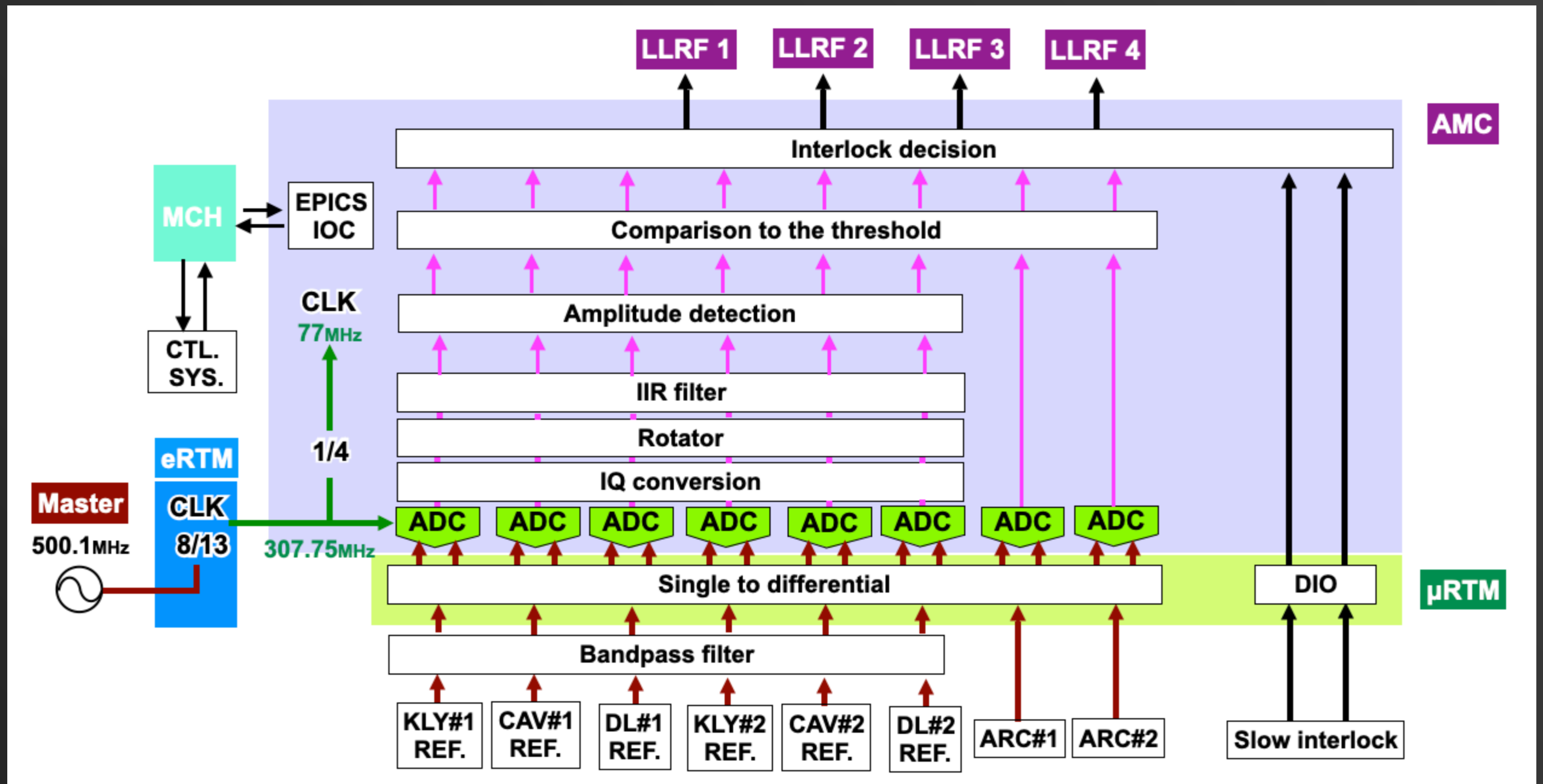
# RF制御ボードの概要



- 空洞への入力RF(~kHzを安定化)と空洞のピックアップ(~10 Hzを安定化)のダブルループ。
- 基準信号を取り込んでAMC起動時のADC初期位相を補正。



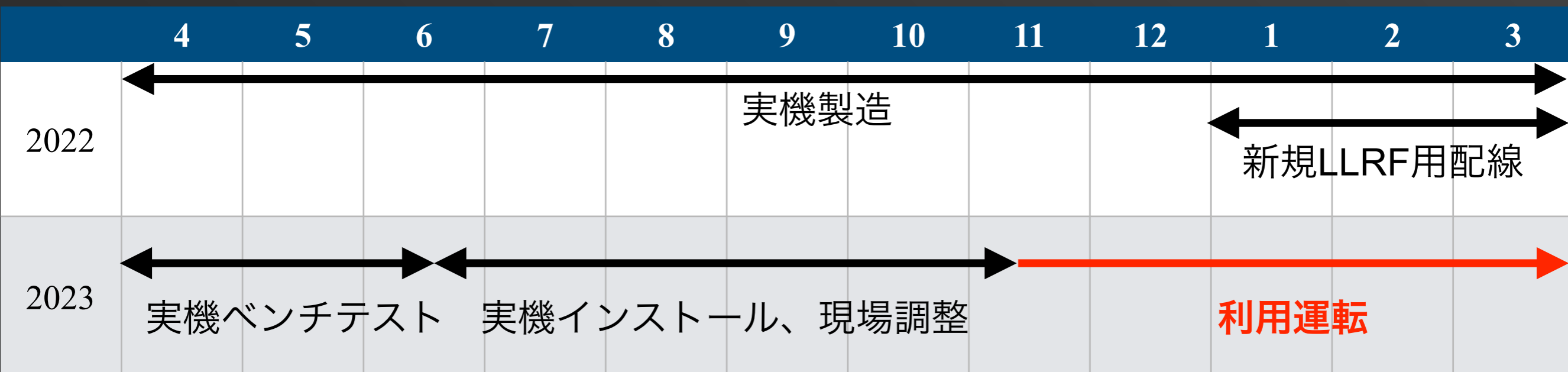
# 高速インターロックボードの概要



- ・ 1つのボードで2系統の反射信号をモニター。
- ・ 異常を検知したらAMCバックプレーン(MLVDS)を介してRF制御ボードにRFオフ信号を送信。

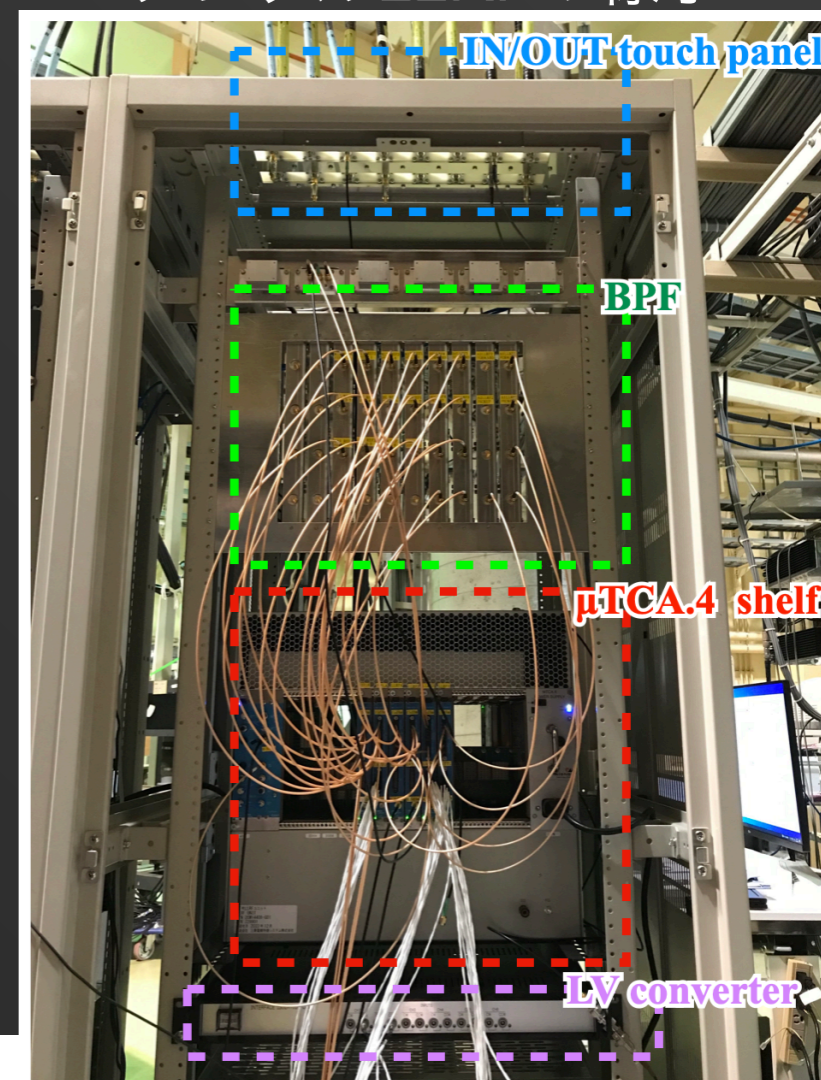


# PF LLRF インストール状況



<デジタルLLRFの様子>

- 2022年度に実機製作
- 2023年度現在インストール作業を実施中。
- ハードウェアは全て据付完了。
- 現在ハイパワー1系統の調整/動作試験が終了、順次残りの3系統についても行なっていく。



# LLRF実機性能評価

## LLRF 単体性能試験

- ・ RF out 出力特性評価
- ・ ADC特性評価
- ・ インターロック動作試験

## LLRF + クライストロン + ダミーロード

- ・ RF out-クライストロン応答特性評価
- ・ 周波数応答評価
- ・ クライストロンフィードバック試験
- ・ アナログLLRF/デジタルLLRF安定性比較

## LLRF+クライストロン+空洞

- ・ 遅延測定
- ・ ダブルループフィードバック試験
- ・ 安定性試験

# LLRF実機性能評価

## LLRF 単体性能試験

- ・ RF out 出力特性評価
- ・ ADC特性評価
- ・ インターロック動作試験

## LLRF + クライストロン + ダミーロード

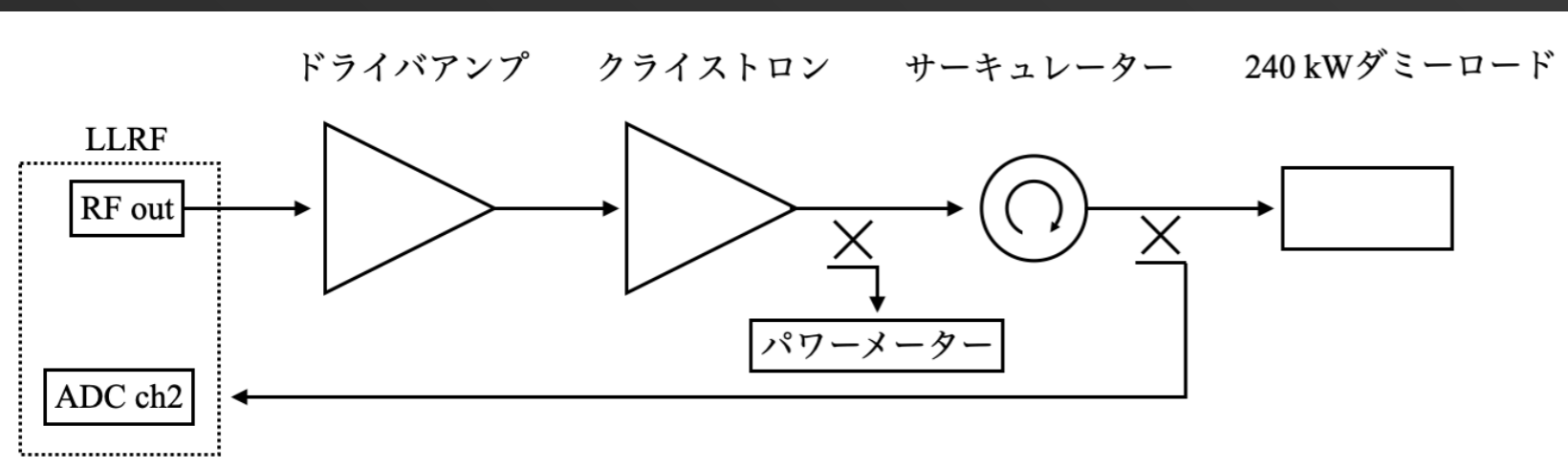
- ・ RF out-クライストロン応答特性評価
- ・ 周波数応答評価
- ・ クライストロンフィードバック試験
- ・ アナログLLRF/デジタルLLRF安定性比較

## LLRF+クライストロン+空洞

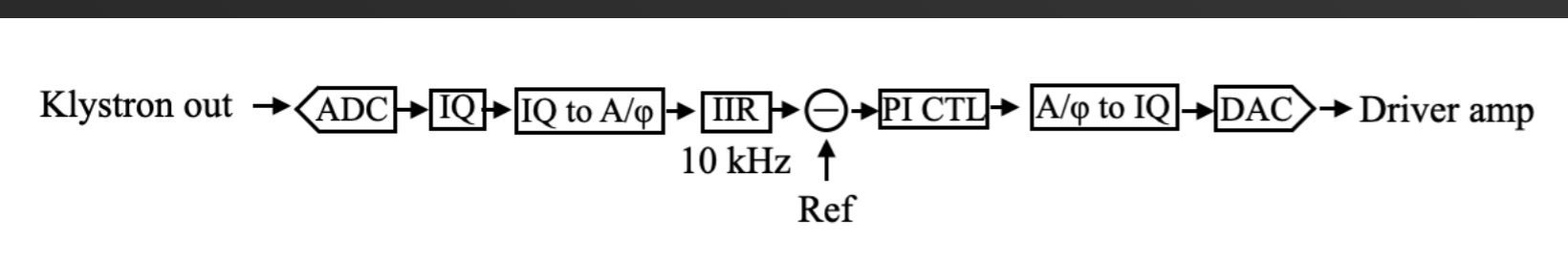
- ・ 遅延測定
- ・ ダブルループフィードバック試験
- ・ 安定性試験

# クライストロンフィードバック試験

## <測定セットアップ>

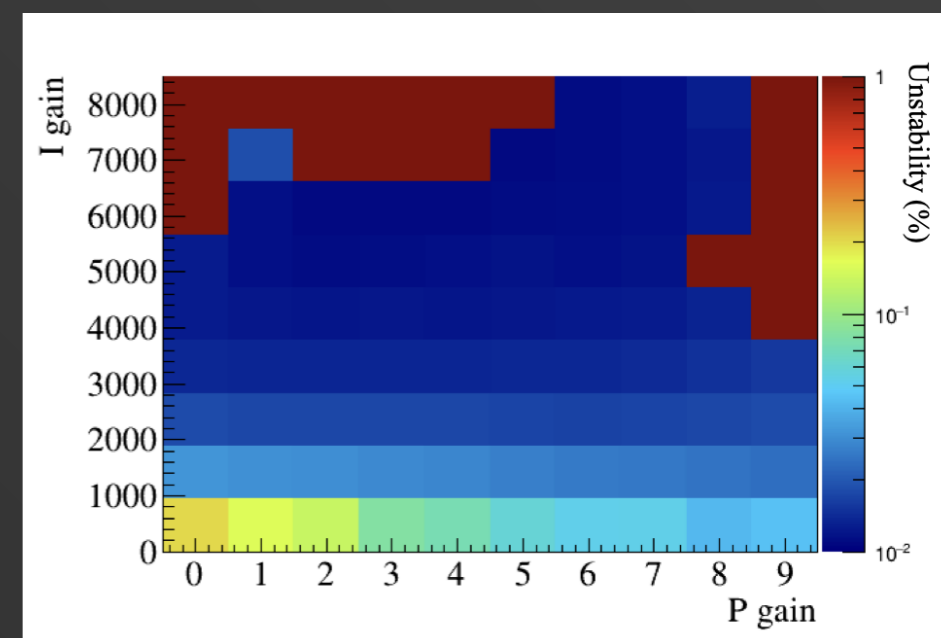


## <制御ロジック>



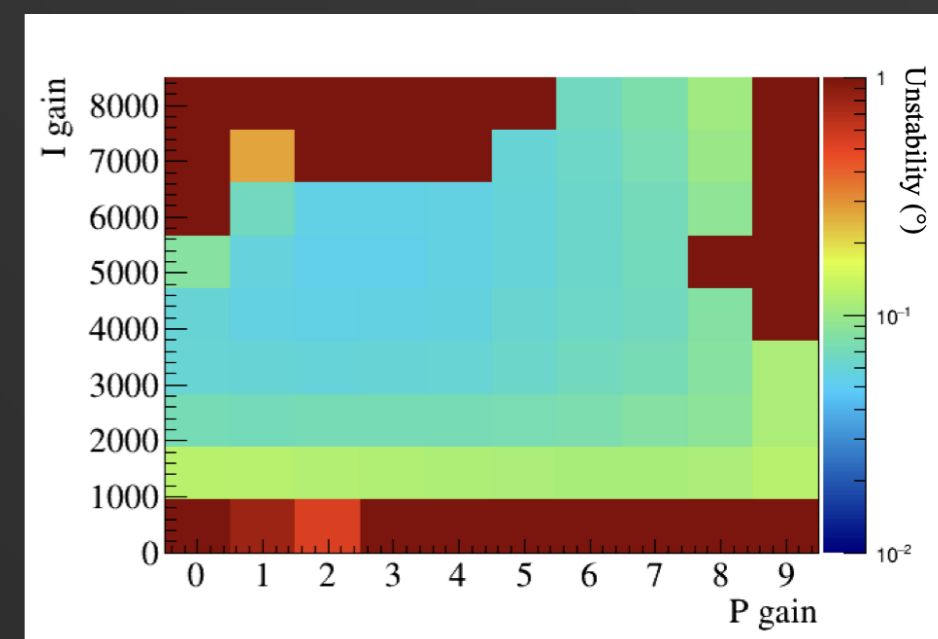
## <パラメータサーチ(振幅)>

不安定性： $\sigma \div \text{mean} \times 100$



## <パラメータサーチ(位相)>

不安定性： $\sigma$



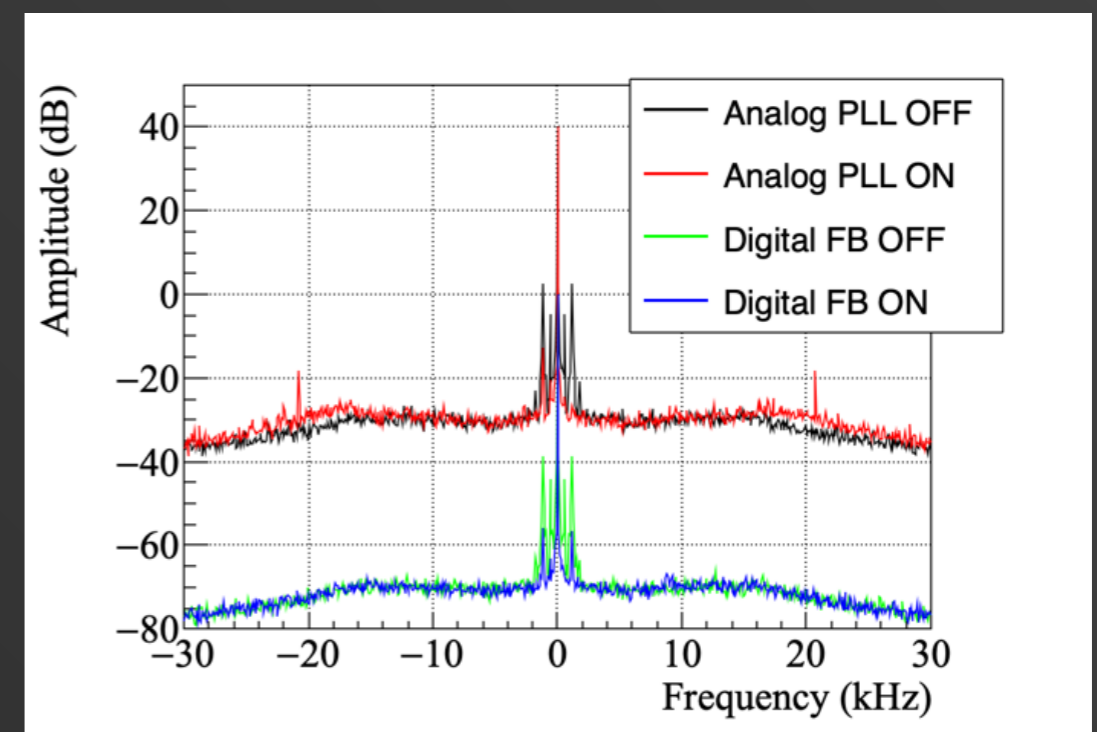
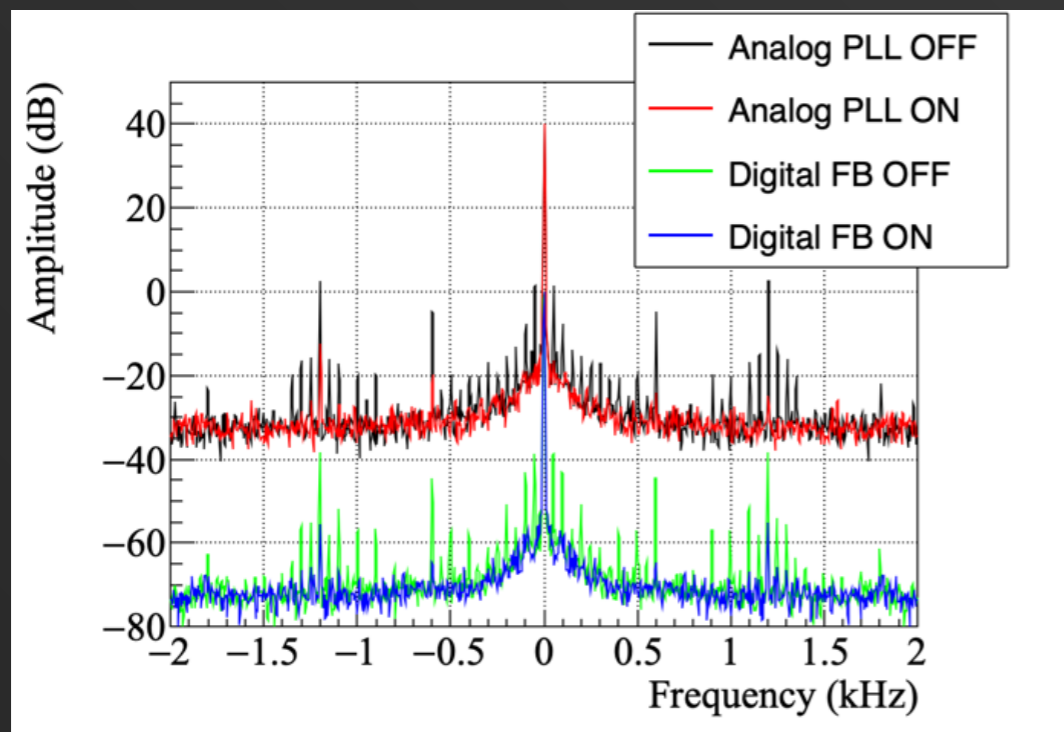
- フィードバック制御の目標値
  - ・ パワーメーターでの読み値が運転と同じ80 kW。
- パラメータ探索
  - ・ PI制御のPゲインとIゲインの設定値をスイープ。
  - ・ ADCでの振幅/位相の安定性を評価。
- P gain = 2, I gain = ~5000ぐらいで振幅/位相とも最小。
  - ・ 振幅は安定性 $\pm 0.01\%$ , 位相安定性 $\pm 0.05^\circ$ を達成。

**=>目標性能を達成。**



# アナログ/ デジタルLLRF安定性比較

<クライストロン出力スペクトラム(狭スパン)> <クライストロン出力スペクトラム(広スパン)>



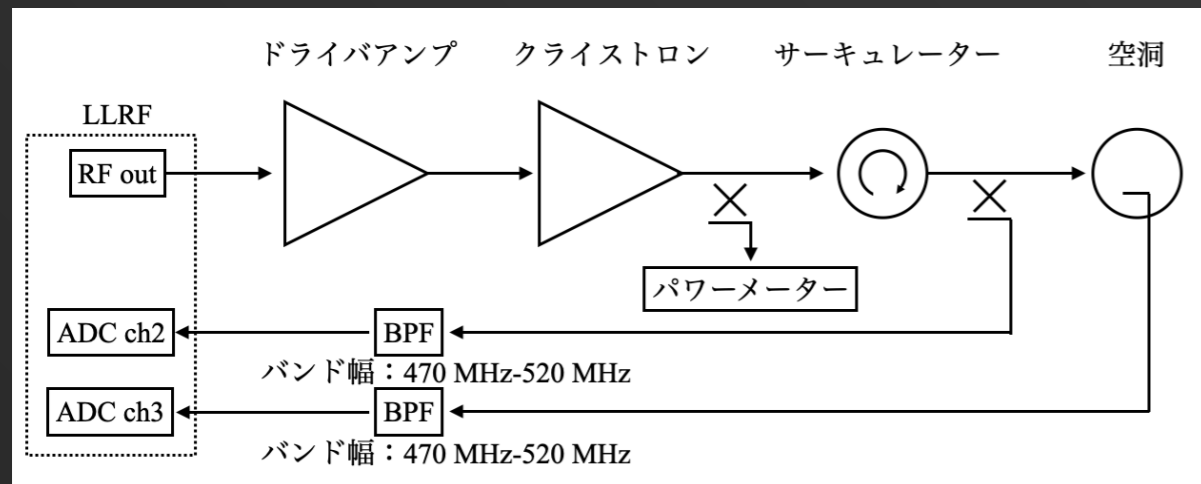
- スペクトラムアナライザでクライストロン出力評価。
  - ・ デジタル or アナログ LLRF
  - ・ フィードバックオン or オフ
- 商用周波数の高調波(600 Hz, 1.2 kHz)の抑制
  - ・ アナログ回路のほうが3dBぐらい良い。
- ワイドスパンで見た時のノイズ抑制
  - ・ アナログLLRFでPLLオンすると22 kHzに鋭いピークが立つ(シクロトロン周波数は23kHz)。
  - ・ アナログLLRFでPLLオンすると15 kHz以上でホワイトノイズが増加。

クライストロンに関してはデジタルの方がリップルを抑制できると思われる。

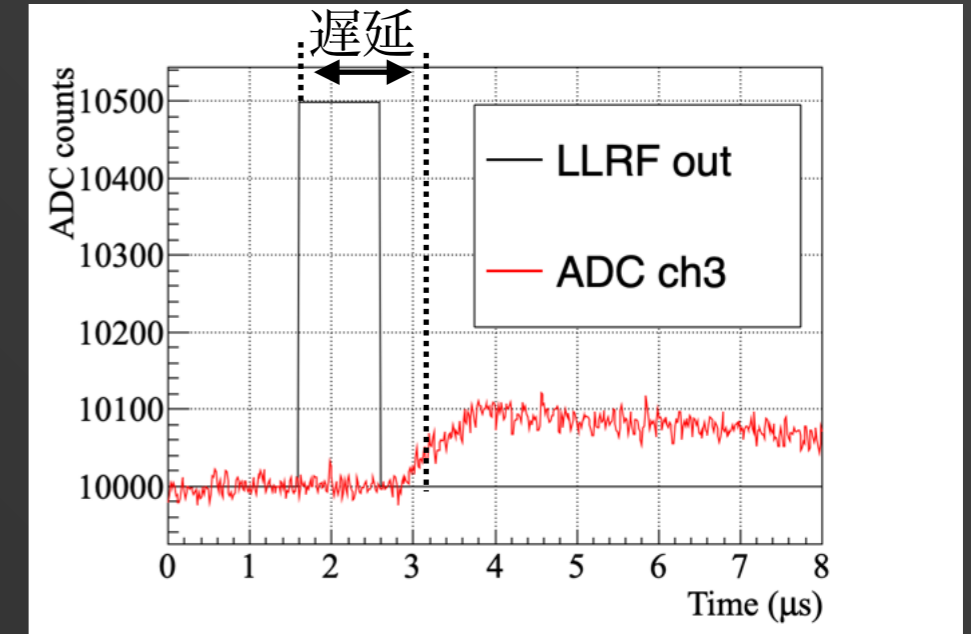


# 遅延測定 | LLRF+クライストロン+空洞

<測定セットアップ>

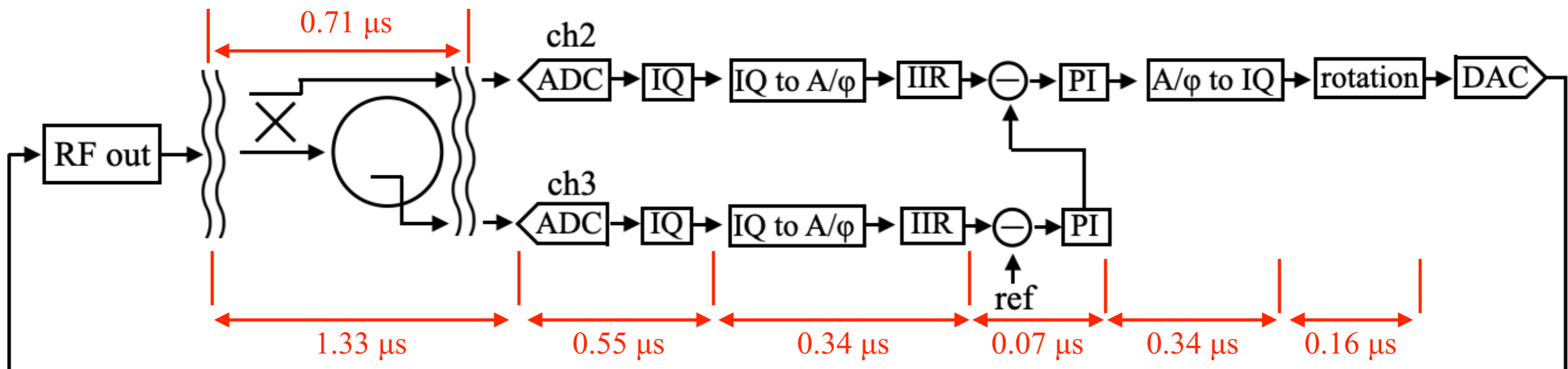


<出力パルスパターン>



- LLRFからインパルスを出力。
- 各点での遅延をLLRF内部の波形保存機能で評価。

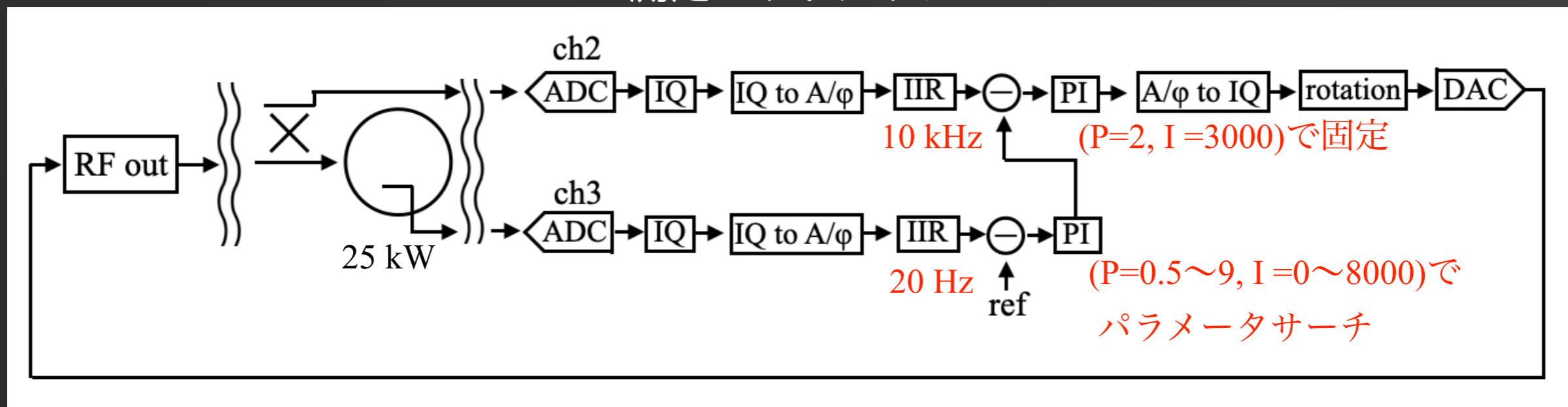
<遅延測定結果>



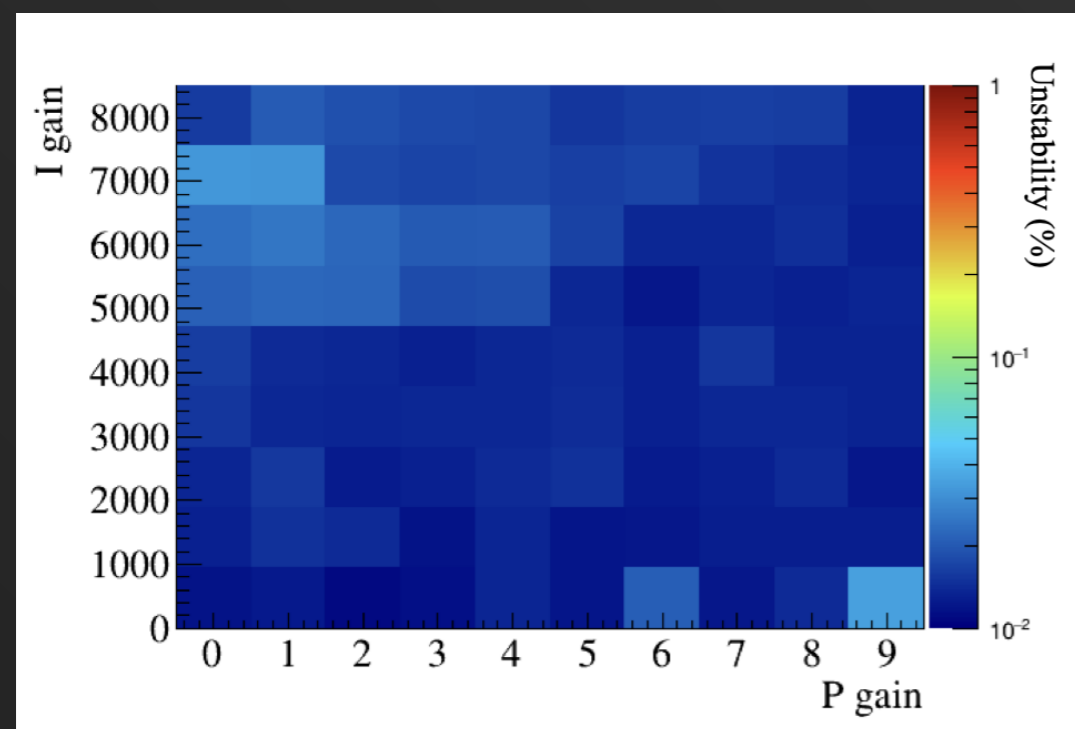
- デジタルLLRF内ではIQ変換、次いで極座標変換により遅延が発生。
- 系全体としては $2.73 \mu\text{s}$ の遅延が発生している。

# ダブルフィードバックループ試験

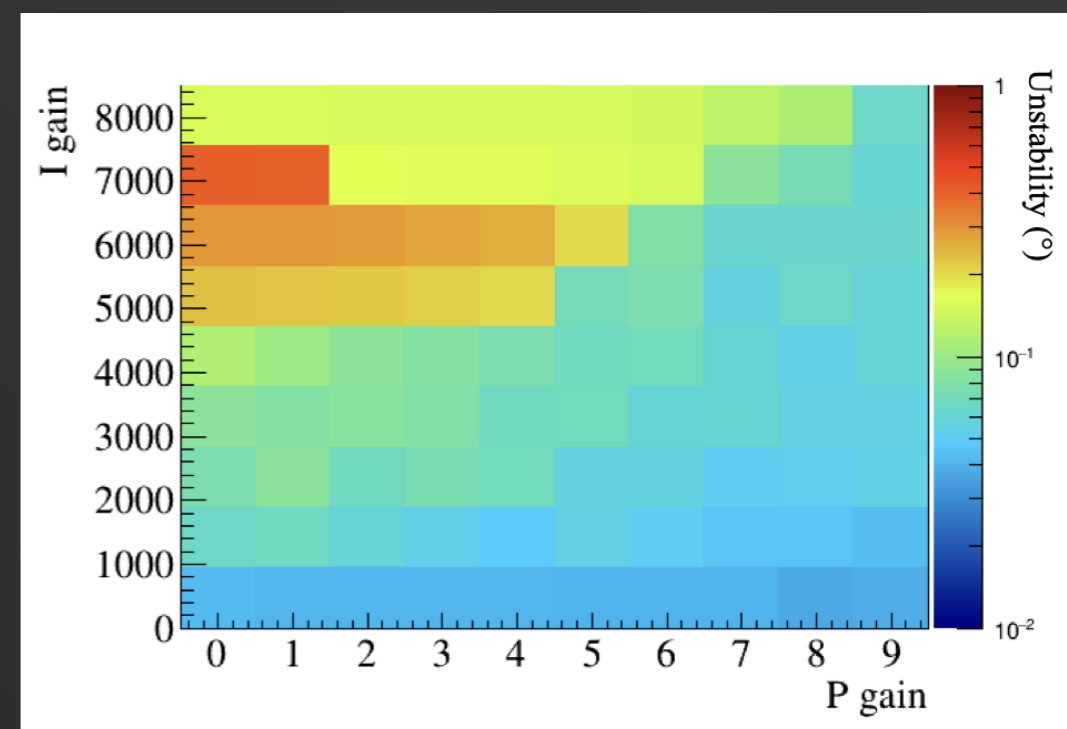
<測定セットアップ>



振幅



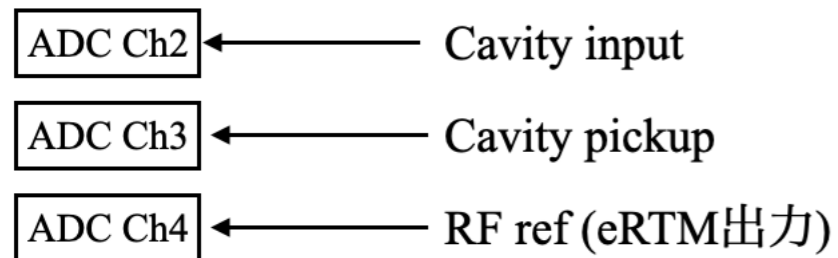
位相



- ・なるべくIゲインが小さい方が安定という結果に。
- ・(P, I) = (2, 100)を暫定的な運転パラメータに決定。
  - ・この時、振幅安定性は $\pm 0.01\%$ 、位相安定性は $\pm 0.04^\circ$  => **目標性能を達成。**

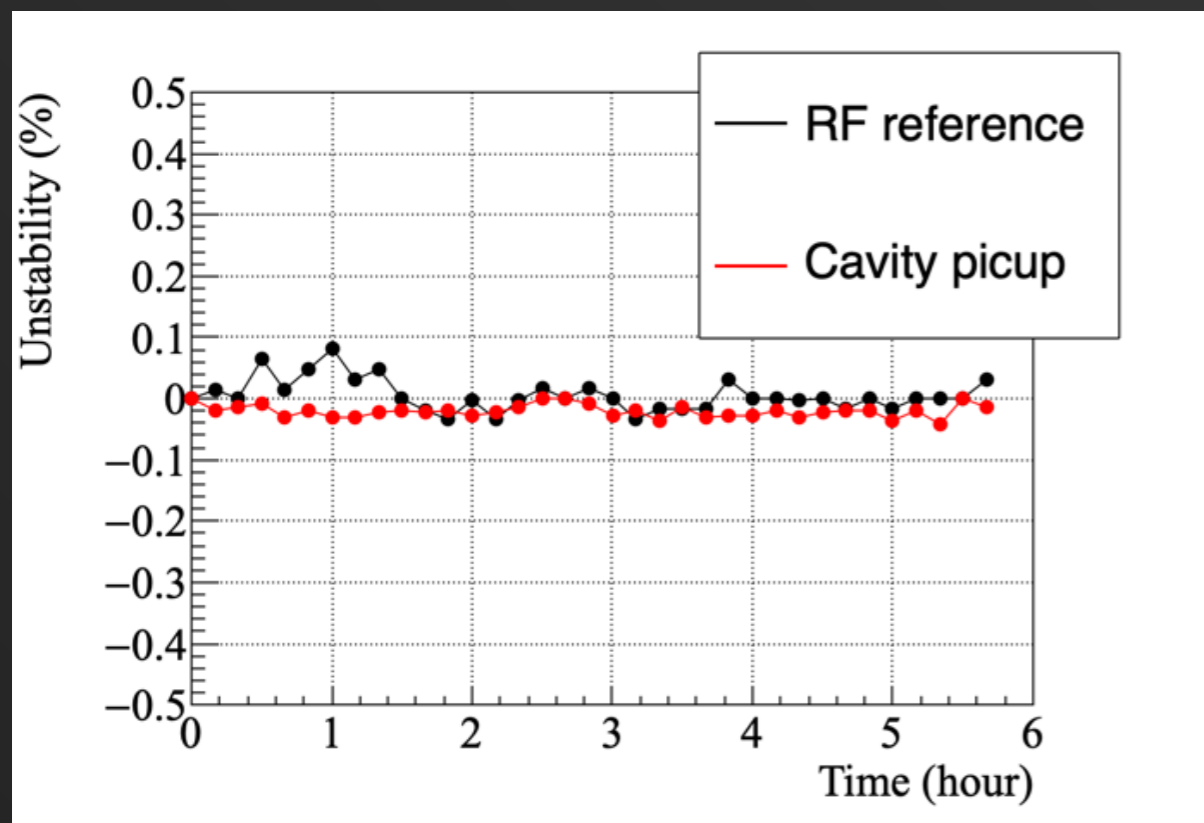
# 安定性試験

## <測定セットアップ>

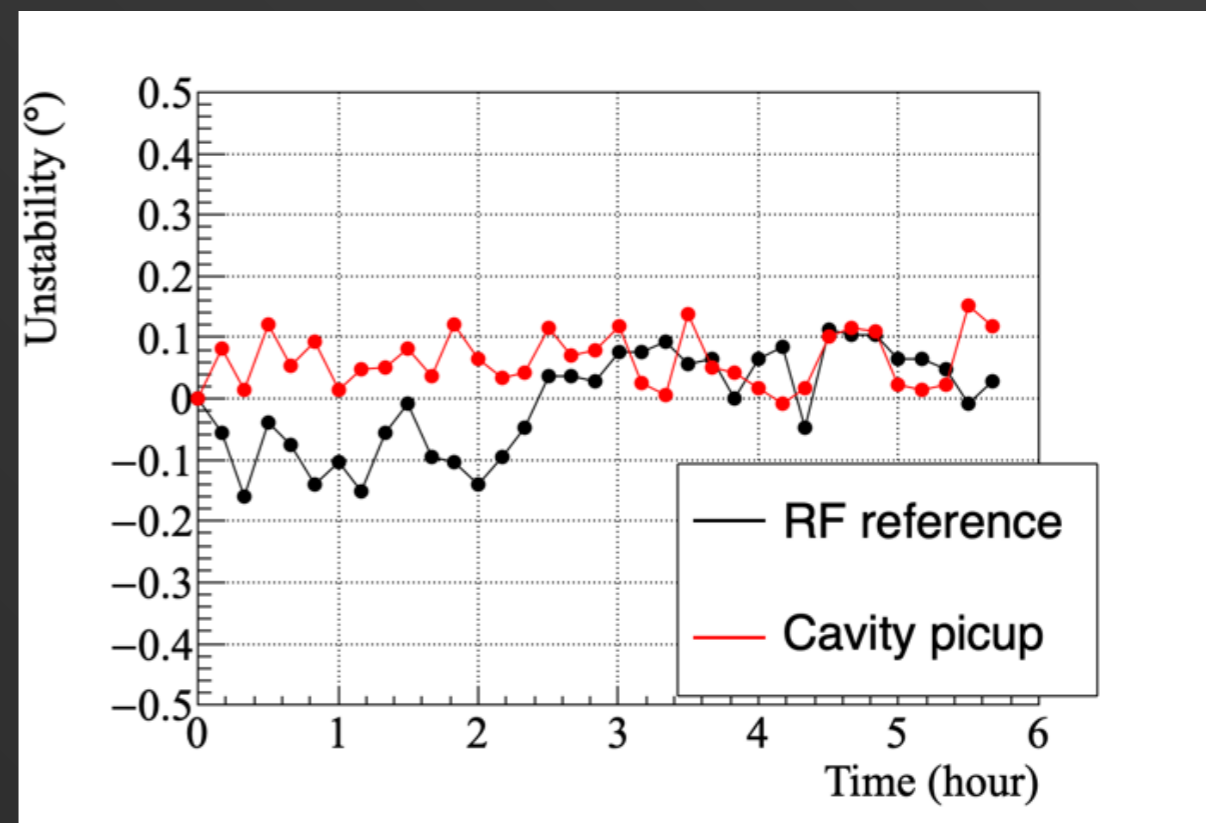


- デジタルLLRFのRF制御を運転用パラメータに設定。
- 全フィードバックオンの状態で安定性を評価。
- ADCそのものの安定性評価の参考にリファレンスも測定。
- 10分毎にADCの観測値を記録。

## <振幅安定性>



## <位相安定性>



- 振幅安定性 $\pm 0.01\%$ , 位相安定性 $\pm 0.04^\circ$ を達成。
- リファレンスの変動がADCの安定性起因だと思って空洞ピックアップの変動に二乗加算。  
=> **振幅安定性 $\pm 0.03\%$ , 位相安定性 $\pm 0.09^\circ$**

**ADCの安定性評価は別途必要だが、十分な安定性が得られていると期待される。**

## まとめ

- 現在アナログで構成されたLLRFシステムをデジタルLLRFに置き換える。
  - ・ RF電圧の振幅/位相の安定性を向上させる。
- 新規デジタルLLRFシステムの特徴
  - ・ RF信号取得にNon-IQダイレクトサンプリングを採用。
  - ・ バンチの位相変動の測定が可能。
  - ・ 全ボードで同期したAM/FM変調機能を導入。
- デジタルLLRFのインストール状況
  - ・ ハードの設置、配線は終了。
  - ・ RF1系統の調整が終了。
    - ・ **試験段階で空洞電圧の振幅安定性  $\pm 0.01\%$ , 位相安定性は  $\pm 0.04^\circ$  を達成。**