

LTD を使用した超高速応答高電圧パルス電源

ULTRA-FAST RESPONSE HIGH VOLTAGE PULSED POWER SUPPLY USING LTD

廣瀬幸子^{#, A)}, 徳地明^{A)}, 江偉華^{B)}

Yukiko Hirose^{#, A)}, Akira Tokuchi^{A)}, Weihua Jiang^{B)}

^{A)} Pulsed Power Japan Laboratory Ltd.

^{B)} Nagaoka University of Technology

Abstract

In high-voltage pulsed power supplies for kicker magnets used in accelerators, it is sometimes required to minimize the delay time from when a trigger signal is received until the output current rises. In conventional kicker power supplies, thyratrons have been used as switches to output high voltage, but in addition to the delay time until the grid pulse is generated, the delay time until the thyatron operates is also added, resulting in a total delay time of about 500 ns to 1 μ s. We are developing an ultra-fast response high-voltage pulse power supply that can generate pulse currents of several tens of kV and several kA with a delay time of less than 100 ns by using an LTD (Linear Transformer Driver) circuit and directly driving multiple MOSFETs connected in series and parallel simultaneously with an external trigger signal. In this presentation, we will report the experimental results of pulse generation of about 16 kV and 1 kA.

1. はじめに

加速器に使用されるキッカーマグネット用の高電圧パルス電源などでは、トリガ信号が入ってから、出力電流が立ち上がるまでの遅れ時間を極力短くすることが要求される場合がある。理化学研究所の山口由高等の RI ビームファクトリー希少 RI リング[1]では、測定したい粒子に狙いを定めてリングに蹴り入れる個別入射方式を世界で初めて導入することで、RI ビームファクトリーをもってしても稀にしか生成されない放射性同位元素を効率良く 1 粒子毎リングに入射することに成功しているが、粒子の発生を検出してからその粒子がキッカーマグネットに到達するまでにキッカーマグネットの電流を所定の値まで立ち上げなければならない。

従来のキッカー電源では高電圧を出力する為のスイッチにサイラトロンが多用されてきたが、グリッドパルスが発生するまでの遅れ時間に加え、サイラトロンが動作するまでの遅れ時間が加わりトータルとして 500 ns~1 μ s 程度の遅れ時間が生じていた。我々は LTD(Linear Transformer Driver)回路[2-4]を使用し、直並列接続された多数の MOSFET を外部トリガ信号でダイレクトに同時に駆動することにより、100 ns 以内の遅れ時間で数 10 kV、数 kA のパルス電流を立ち上げる超高速応答高電圧パルス電源の開発を進めている。本発表では 16 kV、1 kA 程度のパルス発生の実験結果を報告する。

2. 従来のキッカー電源

従来のキッカー電源の回路構成例を Fig. 1 に示す。ケーブル充電方式などで矩形波パルスを発生するには波形成型線路(Pulse Forming Line: PFL)を高電圧に充電したのち、サイラトロンなどの放電スイッチで負荷コイルにパルス電流を流す。サイラトロンが高電圧の電位に浮いている場合にはサイラトロンのトリガ信号は地上側のパルス発生器から電気信号を光信号に変換し、高電位に浮

いたサイラトロンに信号が伝えられる。その光信号は再度電気信号に変換されたのちにサイラトロンを駆動するためのグリッドパルスに入力され、その後グリッドパルスからの高電圧パルスによりサイラトロンが動作する。

電気信号を光信号に変換したのち再度、電気信号に変換する回路で概ね 60 ns の遅れ時間が生じ、グリッドパルスで更に約 400 ns の遅れが生じる。その後、サイラトロンが動作して出力電流が流れ始めるまでに更に 250 ns 程度の遅れが生じるために、この代表的な回路の場合にはトリガ信号が入ってから、出力電流パルスが流れ始めるまでに 710 ns の時間を要してしまう。

前述の RI ビームファクトリー希少 RI リングでは、サイラトロンを接地側に設置することで光信号の変換時間を不要とし、更にグリッドパルスの高速化及びサイラトロンの選別によりトータルの遅れ時間の短縮化に成功[5,6]しているが、それでも遅れ時間は 250 ns 程度を要しており、100 ns 以下の目標には達成していなかった。

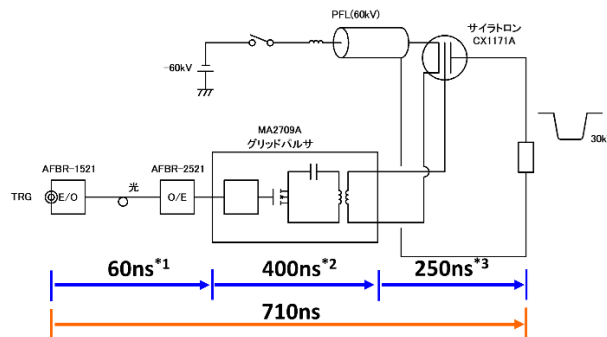


Figure 1: A typical circuit diagram of a conventional pulsed power supply for a kicker magnet.

3. 新しいキッカー電源の提案

トリガ信号を入れてから、キッカーマグネットに到達する時間を 100 ns 以下とするため、我々は以下の 3 条件を

[#]hirose@myppj.com

実現する方式を検討した。

- ① サイラトロンを使用しない
- ② 光トリガをやめる
- ③ 高速の FET を使用する

この 3 条件をクリアする具体的な方法として、LTD 回路を採用することを提案する。LTD 回路を使用した新しいキッカー電源の回路図を Fig. 2 に示す。LTD 回路を用いることにより高速高電圧パルスの発生させることができる。その理由は下記のとおりである。

- ① LTD は 1 次回路がすべて接地電位なので、光ファイバは不要で直接電気信号で駆動できる。
- ② 高速 FET の直並列接続により、高電圧大電流の極短パルスを発生させることが可能になる。
- ③ LTD は原理的に 1 対 1 のオートトランスであり、一次巻線と二次巻線は共通になっている。電圧を誘導的に足し合わせており、遅れ時間は原理的に 0 である。

以上のことから、LTD 回路を用いることで、数 10 kV、数 kA のパルス電流を、遅れ時間 100 ns 以下で発生させられるのではないかと考えた。

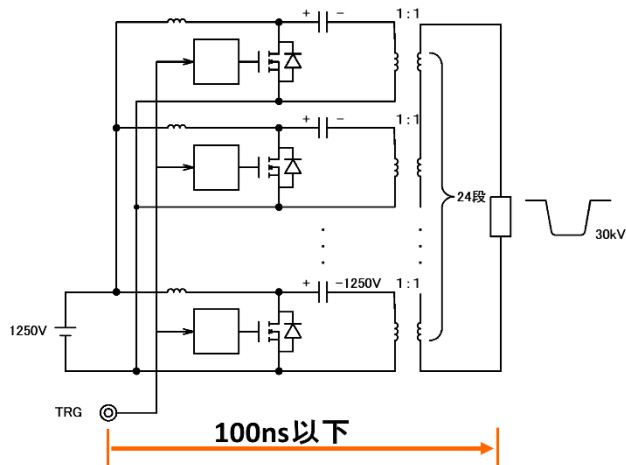


Figure 2: Proposal for a new pulsed power supply using LTD circuit for a kicker magnet.

4. 試作した LTD 式パルス電源

新しいキッカー電源の性能を実証するために、LTD 回路を使用したパルス電源を試作した。試作した LTD 基板 1 段分の回路図を Fig. 3 に示す。高速に出力パルスを出すための半導体スイッチには IXYS 社の MOSFET である DE475-102N21A(1000 V,24 A)を 25 並列で使用した。本 FET は遅れ時間が 5 ns、立上り時間、立下り時間も 5 ns と超高速のデバイスである。この FET を駆動するためのドライバ(DRV2)は同じく IXYS 社製の IXRFD630 をやはり 25 個使用している。このドライバは DE シリーズの超高速 FET を駆動するために開発された専用のドライバである。この 25 個のドライバを同時に動作させる為、更にその下流に Rohm 社製超高速ドライ

バ BD2311NVX-LBE2 を使用している。このドライバ(DRV1)は GaN HEMT 駆動用の高速ドライバで遅れ時間は 3.4 ns と非常に高速である。

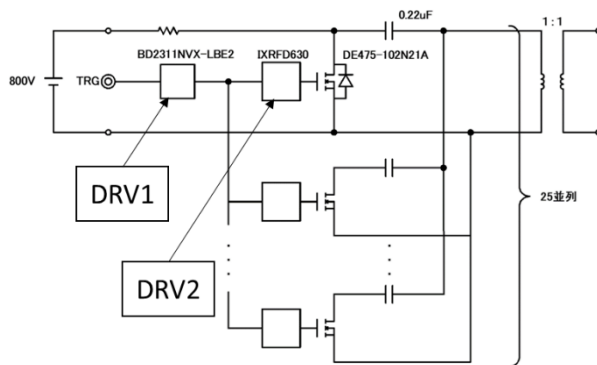


Figure 3: Circuit diagram for one stage of LTD board.

この LTD 基板の写真を Fig. 4 に示す。円形型の基板で、MOSFET、ドライバ、コンデンサが放射状かつ同心円状に配置されており、円板の中心の円形の穴の周囲の裏表の面が出力端子を形成している。25 組のコンデンサから 25 個のスイッチを介して放射状に中心に向かって電流が流れる形状となっているので、浮遊インダクタンスが最小となり、又、25 個のそれぞれの回路電流がお互いに鎖交しないので誤動作も起きづらい特徴を有している。

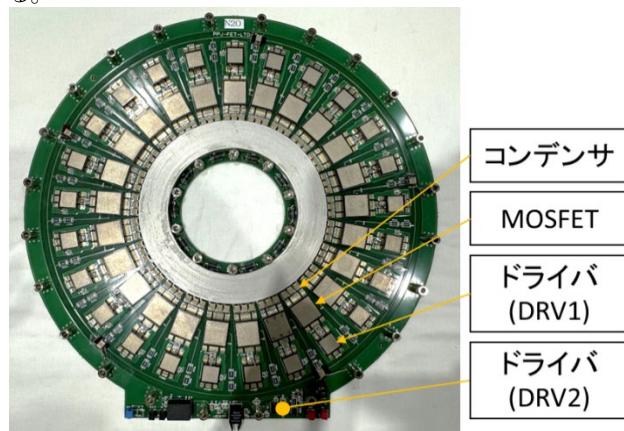


Figure 4: Photograph of an LTD board.

この LTD 基板の評価試験を行った。試験方法を説明する。外部のファンクションジェネレータ(FG)から LTD 基板の DRV1 の入力に 5 V のトリガ信号を入力し、DRV1 の出力波形、DRV2 の出力波形及び LTD 基板の出力電圧波形を測定した。LTD 基板の出力部には負荷として 10 Ω の抵抗を 5 本並列に接続し、その抵抗の両端電圧を出力電圧として測定した。負荷抵抗を複数本並列に接続しているのは負荷抵抗の浮遊インダクタンスを減らすためである。LTD 基板のコンデンサには外部の直流電源から充電している。

800 V 充電した際の、各部の測定結果を Fig. 5 に示す。FG の出力信号の立上り時刻に対して、DRV1 の入力信号の立上りまでが 19 ns、DRV2 の入力信号の立上りまでが 28 ns 遅れていることがわかる。更に、DRV1 にトリガ信号が入ってから 59 ns 後に LTD の出力電圧が立

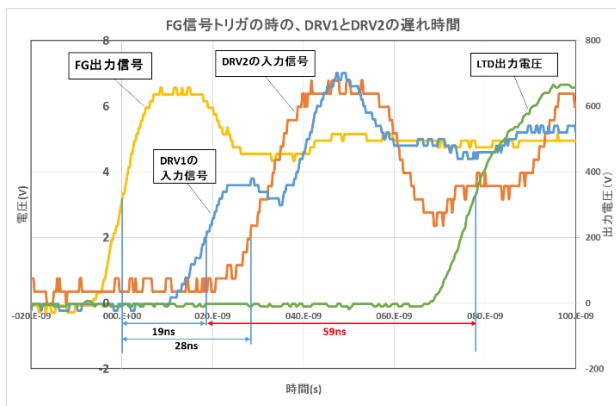


Figure 5: Typical waveforms on the LTD board.

上ること確認できた。

この LTD 基板を 23 段積上げて高電圧大電流パルスの発生試験を行った。この LTD 式パルス電源の写真を Fig. 6 に示す。23 枚の LTD 基板を垂直に積み上げ、一番下と一番上には 23 枚の LTD 基板を挟み込むためのアルミ製の円形フランジが使われている。LTD 回路の特徴として各 LTD 基板の基準電位は接地電位となっているので、この上下のフランジと 23 枚の基板をそれぞれ絶縁する必要はなく、フランジの外周部を金属製の長い数本のビスで締め付けることで形状が維持されている。したがって、上下のフランジ含めて、この高電圧パルス電源の外周部から見える部分は全て接地電位であり、周辺筐体から高電圧の絶縁をする必要がないのも LTD 回路の優れた特徴である。この周辺ビスの締め付けにより、LTD 基板の中心の穴の周辺の出端子同士が直列に接触し、この穴の内側に 23 枚の LTD 基板の出力電圧を全て足し合わせた高電圧パルスが発生する。LTD 基板の中心の穴の更に内側には、下側のアルミフランジが電気

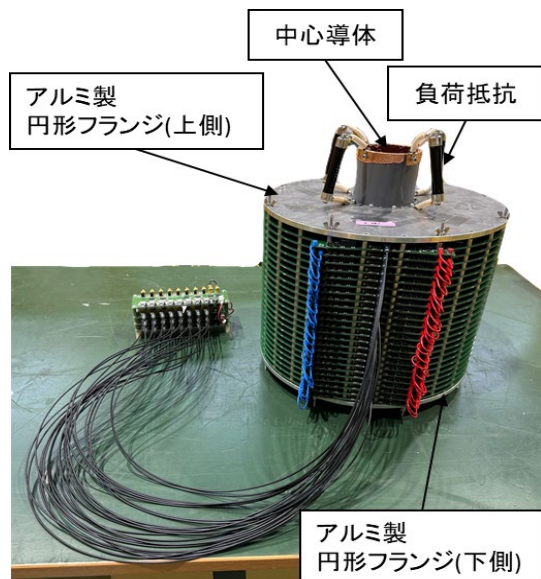


Figure 6: Photograph of a prototype high voltage pulsed power supply using 23 stages of LTD.

的に接触し、かつ、上側のアルミフランジの中心の穴を貫通するように中心電極を取りつけている。この中心電極と上側のアルミフランジの間に高電圧パルスが出力される。したがって、負荷抵抗もこの中心電極と上側のアルミフランジの間に取り付けられている。

試験方法を説明する。外部から FG で、23 枚の LTD 基板の DRV1 に 5 V のトリガ信号を入れる。DRV1 の入力インピーダンスは十分高いので 50 Ω の出力インピーダンスの FG で 23 個の DRV1 を駆動可能である。負荷抵抗は 100 Ω の抵抗を 6 本並列に取り付け、充電電圧を 800 V とした際の出力電圧波形とトリガ信号波形を Fig. 7 に示す。トリガ信号は FG から 5 V で 200 ns の矩形波パルスを入力した。出力電圧 16 kV、出力電流 1.1 kA、パルス幅 200 ns のパルス発生を確認した。又、トリガを入力してから出力電圧が出るまでの遅れ時間が 59 ns であることを確認した。

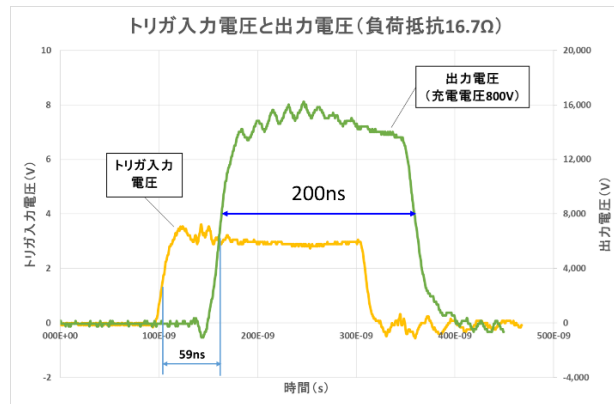


Figure 7: Output voltage waveform of a prototype high voltage pulsed power supply using 23 stages of LTD.

次に充電電圧を 100 V から 800 V まで数種類変更した際の LTD の出力電圧の変化を Fig. 8 に示す。充電電圧を上げるごとに出力電圧が上がる事が確認できるが、充電電圧の上がり方に比べて出力電圧の上がり方が緩やかになっていることがわかる。これは出力電圧が上がることで、出力電流が増え、FET に流れる電流が増えることにより、FET のオン抵抗が増えたためと考えている。

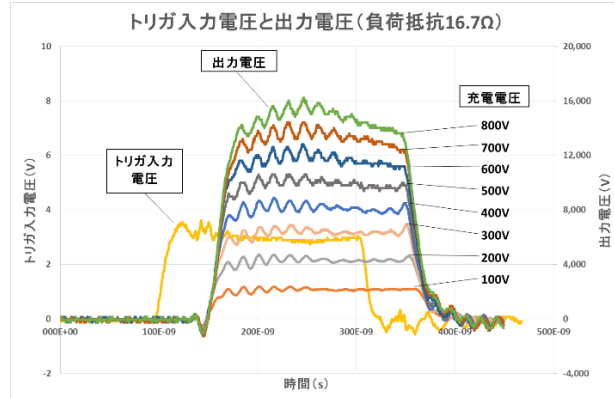


Figure 8: Output voltage waveforms of 23 stages LTD at several different charging voltages.

5 まとめ

23 段の LTD 回路を使用して、16 kV, 1.1 kA, 200 ns のパルスが発生することが確認できた。トリガ入力後、出力電圧パルスが発生するまでの遅れ時間は 59 ns であることが確認でき、100 ns 以下とした目標を十分に下回ったのは大きな成果であり、今後、加速器業界を含め、多くの産業分野において、本方式の高電圧パルス電源が大きく貢献できるものと期待している。

尚、今後の課題としては、

- ① DE シリーズの MOSFET が製造中止のため、代替品を検討する。
- ② ①の候補として定格電圧 1.7kV の SiC-FET で試作を行い、より少ない LTD 段数で高電圧を発生できる可能性を調査する。
- ③ 加速器業界含め多くの産業分野での実機提案と商品化を行う。

参考文献

- [1] 山口由高他, “理研 RI ビームファクトリー稀少 RI リングの建設”, 日本加速器学会誌「加速器」, vol. 12, no. 3, pp. 132–141 (2015).
- [2] J. Weihua and A. Tokuchi, “Repetitive Linear Transformer Driver Using Power MOSFETs”, IEEE Transactions on Plasma Science, vol. 40, no. 10, pp. 2625-2628 (2012).
- [3] J. Weihua *et al.*, “Pulsed Power Generation by Solid-State LTD”, IEEE Transactions on Plasma Science, vol. 42, no. 11, pp 3603-3608 (2014).
- [4] J. Weihua “Review of solid-state linear transformer driver technology”, Matter and Radiation at Extremes, vol. 3, issue. 4, pp. 159–164 (2018).
- [5] Y. Yamaguchi *et al.*, “Development of ultrafastresponse kicker system for Rare-RI Ring” RIKEN Accel. Prog. Rep., vol. 44, pp. 157-158 (2011).
- [6] Y. Yamaguchi, *et al.*, “Present status of rare-RI ring project in RIKEN RI Beam Factory” Proceedings of Science, vol. 150, 8th Int. Conf. Nucl. Phys at Storage Rings (STORI11), 070 (2012). doi:10.22323/1.150.0070