

Data Acquisition System of 324MHz Klystron Test Stand at J-PARC LINAC

Yuji Fukui^{1,A)}, Shozo Anami^{A)}, Seiya Yamaguchi^{A)}, Zhigao Fang^{A)}, Masato Kawamura^{A)}, Kesao Nanmo^{A)},
Katsuhiko Mikawa^{A)}, Eiichi Kadokura^{A)}, Hiroyuki Suzuki^{B)}, Toshihiko Hori^{B)}, Masayoshi Yamazaki^{B)},
Tetsuya Kobayashi^{B)}, Etsuji Chishiro^{B)}

^{A)} High Energy Accelerator Research Organization (KEK)

1-1 Oho, Tsukuba, Ibaraki, 305-0801

^{B)} Japan Atomic Energy Agency (JAEA)

2-4 Shirakata-shirane, Tokai, Naka, Ibaraki, 319-1195

Abstract

The J-PARC (Japan Proton Accelerator Research Complex) Linac consists of RFQ, DTL1-3 and SDTL1-15. They are driven by 324MHz klystrons. We measured RF characteristics of 24 klystrons, and obtained various parameters by klystron high power tests at test stations. In this paper, we report the data acquisition system used by this high power tests.

J-PARC リニアックテストスタンドの324MHzクライストロンデータ収集システム

1. はじめに

大強度陽子加速器(J-PARC)^[1]の加速器は原子力機構東海研究開発センターで建設が進められており、リニアックは3GeVおよび50GeVリングに先行して建設が行われている。リニアック用高周波源については、昨年4月にリニアック棟が完成以降、クライストロン直流高圧電源や制御ラック、クライストロン出力立体回路などの機器の搬入・設置および配線が行われており、今年1月からは一部のクライストロン直流高圧電源において6.6kVの高圧受電が開始された。

J-PARC リニアック(RFQ、DTL1-3、SDTL1-15、DeBuncher1)の高周波源には周波数324MHzのM・アノード型パルスクライストロン(東芝製、E3740)^[2]が20台使用される。今年の2月から6月までの約5ヶ月間、

クライストロンギャラリーのテストスタンド(図1参照)においてクライストロン23台の性能試験を行った。クライストロンの入力RFはフィードバックで制御されるため、クライストロンは入出力特性曲線の不飽和領域で運転され、安定性・連続性が要求される。また配置される加速空洞によっても要求電力が異なっており、これらの条件を満たすパラメータ(メインコイル、バックアップコイル電流値など)を決定することは非常に多くの時間と労力を必要とする。今回の性能試験では各種特性測定においてRF制御を自動化しデータ収集系をシステム化することで、測定時間の短縮や省力化を図ることができた。本報告では性能試験で使用したデータ収集システムの概略について述べる。

クライストロン性能試験に関しては、本研究会の”J-PARC リニアック324MHz RFテストスタンドの現状”^[3]で発表されている。

2. 制御機器およびシステムの構成

2.1 制御機器について

クライストロン大電力試験は、クライストロンギャラリーのSDTL12およびSDTL13の各ステーションにテストスタンド1、2を設置し、それぞれ異なる直流高圧電源で駆動する配置とした。電源システムを分けると、各ステーションで独立に運転することができる反面、電源システムや使用する測定機器の誤差、測定する人間による個人差が生じてしまう。データ収集系を自動化することは、これらの誤差を最小限にすることができるため有効である。

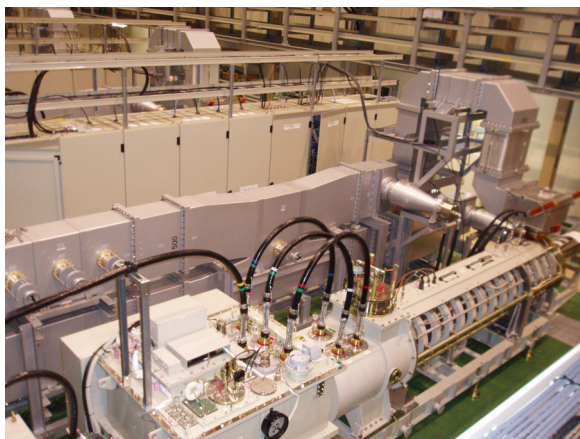


図1: クライストロンテストスタンドの外観

¹ E-mail: yfukui@post.kek.jp

図2にテストスタンドの構成を示す。テストスタンド立ち上げ当初、クライストロン入力RFはクライストロン直前に方向性結合器を使用してパワーメータで測定していた。試験途中からRFスイッチのモニタ出力での測定に切替えたが、クライストロンからのRFの反射が入力RFに干渉していることが分かり、急遽クライストロン直前にサーキュレータを挿入するように構成を変更した。図3にサーキュレータ挿入前後の入出力特性を示す。

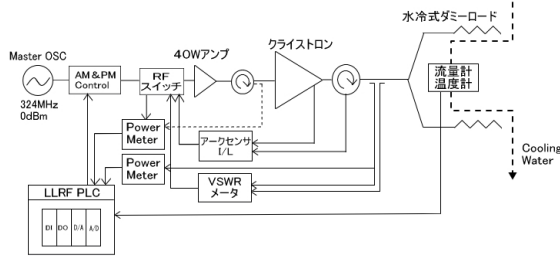


図2：テストスタンドブロック図

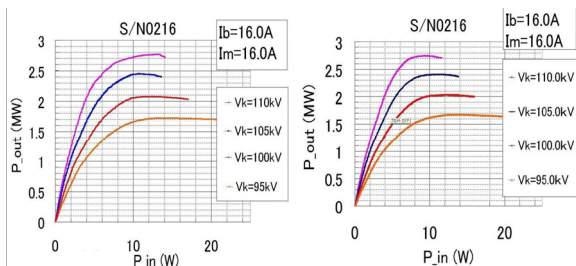


図3：サーキュレータ挿入前(左)と挿入後(右)の入出力特性

2.2 データ収集システムの構成

ネットワークには、J-PARCプロジェクトで実際に使用される高周波源制御統括ネットワーク(以下「PLCネットワーク」と呼称)を使用した。PLCネットワークは、クライストロン電源(KLY PS)制御、低電力高周波(LLRF)制御、空洞制御、チューナー制御の4つのパートに分かれており、各パート毎にPLCが配置されている。この4つのパートを1ブロックとして、5ブロックでリニアック前段部の制御を行っ

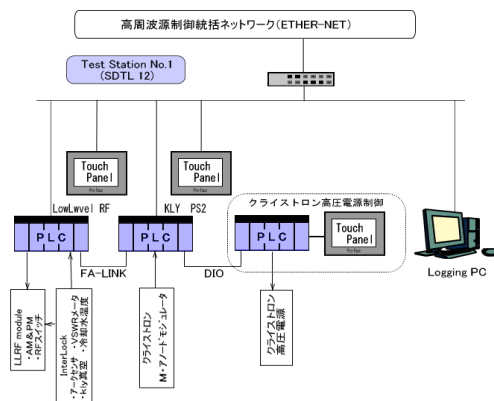


図4：データ収集システムの構成

ている^[4]。本システムでは上流から4ブロック目と5ブロック目のクライストロン電源制御PLCとLLRF制御PLCを使用した。図3にテストスタンド1号機(SDTL12)のデータ収集システムの構成を示す。テストスタンド2号機も同様の構成になっている。各ステーション毎にPCを配置し、PLCの監視(図3参照)およびデータロギングを行っている。

表1にLLRFおよびクライストロンコントロール2で使用したPLCモジュールを示す。このシステムの中核にあるのはLLRFのPLCユニットで、クライストロンの真空値やパワーメータ出力値、冷却水流量・温度等をモニタし、RF出力をコントロールしている。

表1：使用したPLCモジュール

モジュール名称	型式	数
CPUモジュール	F3SP53-4S	2
DIモジュール	F3XD64-3F	2
DOモジュール	F3YD64-1F, -1A	2
ADCモジュール	F3AD08-1V, -1N	6
DACモジュール	F3DA08-5N, -0N	2
光FAバスモジュール	F3LR02-0N	3
FAリンクモジュール	F3LP02-0N	2
Ethernetモジュール	F3LE01-5T	3

3. データ収集系の実際

3.1 測定項目およびLLRF制御

クライストロン大電力試験では以下の項目について性能試験および各種パラメータの収集を行った。

- (1)入出力特性の収集と集束コイル電流値の適正化
- (2)出力波形の連続性・妥当性の確認
- (3)陰極効率特性、瞬時帯域特性、飽和出力特性の取得

図5にLLRFの制御画面を示す。前節でも触れたが、クライストロンの入力RFはLLRFのPLCで制御されており、入出力特性の測定ではLLRF-PLCは、KLYPS-PLCからFA-LINKを介して送られてくるクライストロン真空値を見ながら入力RFの増加・現状維持・減少を行う。LLRF制御画面では、この

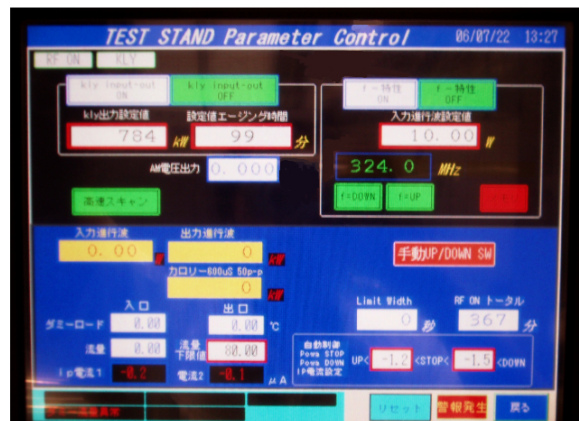


図5：LLRF制御画面

真空値の設定を行うほかに、RFの増加・減少速度の切替え(高速・低速の2モード)やRF出力目標値、測定時間リミット値(この時間を超えると自動運転が強制終了する)についても設定できるようになっている。RF出力が目標値に達しない場合でも、出力が飽和点から50kW低下すると自動運転は強制終了する。図6に集束コイル電流適正化前後の入出力特性を示す。

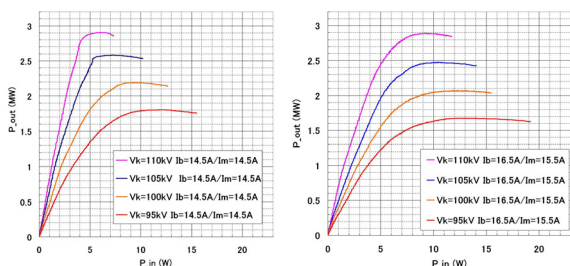


図6：集束コイル電流適正化前(左)と適正後(右)の入出力特性

3.2 データロギング

データ収集システムでは、各ステーション毎に配置したPCにNetworkOPCサーバおよびPLC制御監視ソフト(InTouch、Wonderware製)をインストールし、PLCの監視とデータ収集を行った。

システムでは、実施する試験の特性に応じてログの種類を、①高速ログ(10回/1秒)、②低速ログ(2回/1秒)、③接点情報、④警報情報の4つに分けて保存している。①は入出力特性など短い周期で起きる現象(RF入出力、ビーム電流など)を記録するために使用され、PLC制御監視画面(図7参照)でオペレータが要求をしたときだけ記録される。収集したデータはCSV形式で保存され、汎用ソフト(主にMS-Excel)でグラフ化し妥当性の確認を行った。②は①を含む運転中のすべてのアナログ情報(カソード電圧、イオンポンプ電流値、冷却水流量・温度、クライストロン温度、真空設定値など)を常時記録している。③、④はPLCのDIO信号を接点名称や警報

情報の形で保存しており、警報が発生、復帰した時にのみ記録される。上記①～④のログの1日のデータ発生量はおよそ50Mbyte(10時間運転時)であった。これらすべてのログは容易に呼び出し・閲覧することが可能で、同一ネットワーク上にある他のPCからもアクセス可能である。

4. まとめ

324MHzクライストロンの大電力試験を実施するにあたり、PLCを用いたデータ収集システムを構築した。途中LLRFのシステム構成を変更したため、クライストロン10台の再試験を余儀なくされたが、当初の予定通り6月末までに終了することができた。(2006年7月現在、すべてのステーションに324MHzクライストロンを設置済み) 実機で使用するPLC制御機器・ネットワークを使用して、PLC制御ソフトの評価およびPLC制御機器間の信号の取り合いが確認でき、今後の全ステーション立ち上げに貢献した。

5. 謝辞

本研究を実施するにあたり、東芝電子管デバイス(株)の坂本様、浦方様、手塚様にはクライストロンの調整・各種試験、(株)日立製作所の久保様、弓野様にはクライストロン電源システムの調整・運転にご尽力頂きました。

参考文献

- [1] Accelerator Group, JAERI/KEK Joint Project Team, "Accelerator Technical Design Report for J-PARC", KEK Report 2002-13, JAERI-Tech 2003-004
- [2] K.Tetsuka, et al., "大強度陽子加速器(J-PARC)用324MHzクライストロンの開発", Proceedings of the 28th Linear Accelerator Meeting in Japan, pp.372-374.
- [3] M.Yamazaki, et al., "Status of 324MHz RF Test Stand at The J-PARC LINAC", This Meeting,
- [4] E.Kadokura, et al., "J-PARC LINAC Control System", Proceedings of the 1st Annual Meeting Particle Accelerator Society of Japan and the 29th Linear Accelerator Meeting in Japan, pp.564-566.

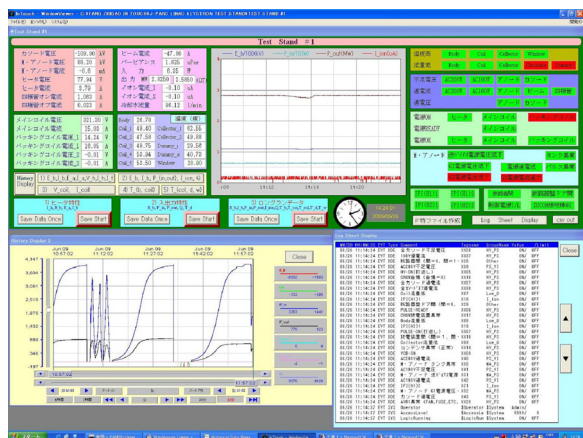


図7：PLC制御監視画面