

HIGH BIT MAGNET POWER SUPPLY WITH PARALLEL REGULATOR

Toshiyuki Ozaki

Accelerator Facility, KEK

1-1 oho, Tsukuba-shi, Ibaraki-ken, 305-0801, Japan

Abstract

A new type magnet power supply is proposed. A conventional type consists of a pre-regulator and a series regulator. The proposed type has a parallel regulator instead of a series regulator. The digital data on the accurate current measurement using 24 bit ADC is divided into 16 bit and 8 bit. They are sent to the pre-regulator controller and the parallel regulator controller. The parallel regulator operates for fine tuning of the current. A test power supply has constructed and demonstrated the validity of the proposed circuit.

並列安定化回路による高ビット電源

1. デジタル制御

LEP の主偏向電磁石電源の性能は、100ppm/4hours である⁽¹⁾。これは、トリストンの偏向電磁石電源の性能に近い。また、電源回路も類似である。KEKB、PF-ARの更新電源でも、ほぼ同じ数字である。ところが、LHC の偏向電磁石の電流安定度の仕様値は 3ppmで、これは驚異的な数字である。革命的な相違は、アナログ制御からデジタル制御への進展にある⁽²⁾。

1999年には、その仕様を満たすモデル電源を完成している。Burr Brown ADS1201U という22bitのADCを採用し、徹底的に温度管理し、周辺ノイズを排除し、成し遂げた。最終的にサイリスタ変換器の大電源（13000A）で、3ppmの安定度を達成している⁽³⁾。

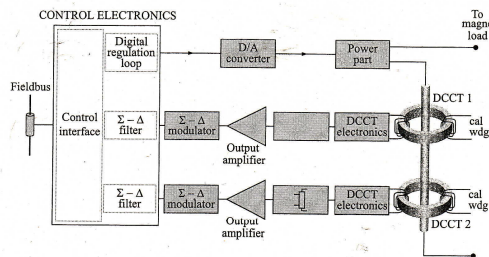


図1 LHC電磁石電源（文献[3]のFig.2 を引用）

この超安定化電源は、“ヒッグス粒子の発見”に、大いに寄与した。その試作電源のADCは、一般には入手が不可能であったが、10年以上が経過し、高bitのADCが安価に入手できるまでになった⁽⁴⁾。したがって、汎用の電磁石電源に、これを応用する機は熟したと考え、今回の開発をしている。

ozaki@post.kek.jp

2. 新電源回路の提案

これまでの電磁石励磁電源は、サイリスタやIGBTなどで構成されたAC/DC変換器を電源にして、負荷である電磁石と直列に配置されたトランジスタ・バンクで、その両端間抵抗値を制御し、可変抵抗にして、電流を調整し、定電流動作を実現してきた。現状の多くが、16bitのDACの出力電圧を設定電流に比例する量として、DCCTの電圧と比較し、その差をトランジスタにフィードバックしている。これを、図2の上図で示す。

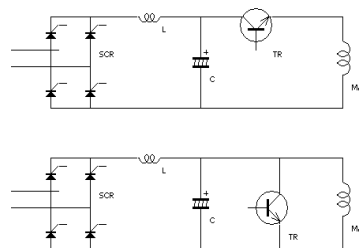


図2 従来の電源回路と本論文の提案回路

今回の提案は、定電流電源からの電流を、電磁石負荷と並列に配置した1個のトランジスタを可変抵抗として動作させるものである。従って、やや多い電流を電源から供給する必要がある。つまり、この並列トランジスタは、電流分岐の調整を行う。これを図2の下図に示す。電力損失も少ない省エネ型である。

従来の直列回路のトランジスタは電流リップルに対してフィルターにもなっている。それに対応した並列回路を本論文で提案する。

2.1 試験電源回路の基本構成

試験装置の基本回路を図3に示す。定電流源としては、PF-ARで使用しているステアリング電源(10A)を用いた。負荷は、PF-ARで使用されたステアリング電磁石(10A)である。両者の間に、並列安定化回路を導入する。微小電流を制御するトランジスタを入れる。

高精度DCCTの出力を24bitのADCで読み、16bitで補正できる範囲は上記ステアリング電源で行う。さらに微小な電流は、以下に述べる8bit制御のトランジスタで行う。この境界の判定は、CPUで行う。調整段階では、重なる領域が広いが、だんだんと狭くしていく計画である。これを図3に示す。

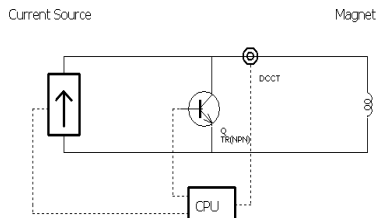


図3 試験電源の基本回路

2.2 電流調整回路

可変抵抗の候補として電子管やCdSなどがあるが、種々の欠点がある。そこで、抵抗に流れる電流をパルス化し、Duty Cycleを制御して、等価的に抵抗値が変わったかのようにした。PWM法は、広い範囲の線形性が期待できる。

パルス化する弊害もあるが、パルス電流は図4のハイパス・フィルタに流れ、マグネットはローパス特性であるから、マグネットには流れにくい。

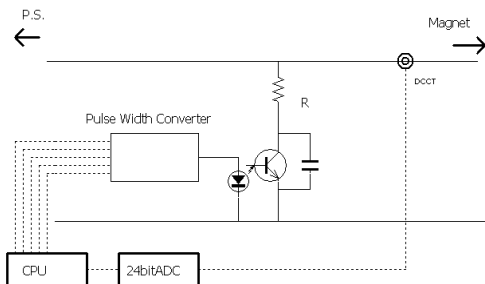


図4 並列安定化回路

設定されたビットに対応して、ビットコンパレーターで、パルス幅が決める。試作回路は8ビットにしたので、パルス幅は、 $T = (\text{設定ビット}) / 255 \times (\text{クロック周期})$ である。

制作したPWM回路を図5に示す。パルス幅により平均電流として吸収DC電流が決まる。

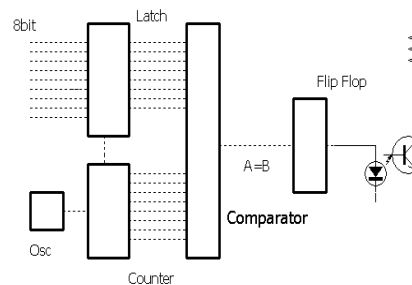


図5 PWM回路

図5のトランジスタは、フォト・トランジスタで、汎用品である。必ずしも、絶縁の必要もないが、今回は用いた。図6に吸収電流特性を示す。ビットの小さい側では、フォト・トランジスタでパルスが立ち上がらない影響で電流が十分に流れない。ビットの大きい側は立ち下がりが重なる影響で飽和してしまう。通常、汎用品では、10kHz以上は難しいが、2組のフォトカップラーを用いて、高速化の改善もできる⁽⁵⁾。絶縁の必要性は、今後検討する。

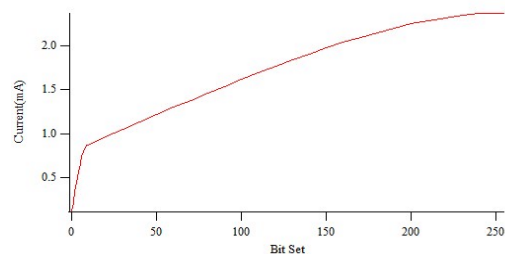


図6 吸収電流特性

2.3 電流検出

LHC電源の本質は電流値を高精度に読む事である。高精度DCCTと高精度ADCが長時間安定している事が絶対条件である。

試験電源の電流測定用のDCCTは、LEM社のIT150-Sを用いた。精度は、2ppm以内、温度に対する変動は、0.3 ppm / °Cである。1次電流の0-150Aを、2次電流0-200mAに変換する。したがって、1次側のケーブルは15ターンほど巻いて、

今回の電源の定格規模と合わせた。2次側のバーデン抵抗は、アルファ・エレクトロニクス社の超精密電力抵抗で、25・2Wである。バーデン抵抗の温度依存性は、 ± 2.5 ppm/°Cである。

2.4 試験電源の運転

電流源（ステアリング電源）を運転すると、当然ながら電流の初期ドリフトがある。これを図7に示す。

つぎには、並列安定化回路をオンして、電流源を運転する。図8に示すように、並列安定化回路は、初期ドリフトを補償している。

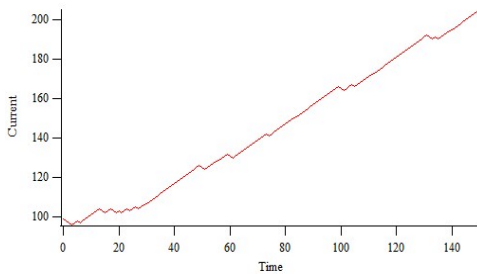


図7 電流源の初期ドリフト

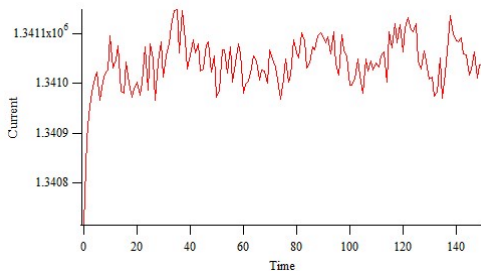


図8 並列安定化回路による初期ドリフト補償

2.5 今後の課題

上記の試験で、並列安定化回路の有効性を示した。現在、電流源との連動した運転を準備している。16bitと8bitが重なる領域を減らし、LHCクラスを実用化したい。

高精度化に必須である作業として、電流リップルを減少させる事、計測器に入るノイズを減らす事、DCCTバーデン抵抗や高精度ADCを恒温槽に入れる事などがあり、準備している。

3. 並列アクティブフィルター

電流源で除去されていないリップル、特に低周波リップルは電磁石の磁場強度変動となりやすく対策をたてねばならない。トリストアンやKEKBの大型電源では直列アクティブフィルターを採用した。

しかし、これでは大電流を通過する電流路にリアクトルトランスを入れるために小型化しない。そこで、並列アクティブ・フィルターが考えられる。これは、過去に1例ある。1984年のノーベル物理学賞を受賞したシモン・ファンデルメールが1967年にアクティブ・フィルターをデザインした⁽⁶⁾。それから、45年が経過した。現代技術での見直しをしてみたい。

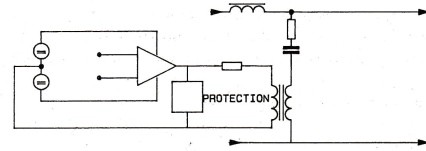


図9 並列アクティブフィルターの例
(文献[7]のFig.20を引用)

4. まとめ

従来の電源では、大電流が流れる電路にトランジスタなどの素子をおき、電力損をしてきた。そこで、トランジスタを並列におき、省エネ型の電源回路を提案し、初歩的な実証をした。さらに、従来より高ビットで制御できる電源となり得る可能性を追及した。

参考文献

- [1] H.W. Isch, J.G. Pett and P. Proudlock "AN OVERVIEW OF THE LEP POWER CONVERTER SYSTEM" PAC87 (1987) 1399-1401
- [2] J.C.L. Brazier, A. Dinius, Q. King, J.G. Pett "THE ALL-DIGITAL APPROACH TO LHC POWER CONVERTER CURRENT CONTROL" 8th International Conference Accelerator & Large Experimental Physics Control Systems, 2001, San Jose California 453-455
- [3] Gunnar Fernqvist "The Measurements Challenge of the LHC Project", IEEE Trans. Instrum. Meas. Vol.48 No.2 (1999) 462~466
- [4] 松井邦彦 "型ADコンバータの使い方(2) 精度を引き出す" トランジスタ技術 2007年9月号213-220
- [5] 野田龍三: トラ技実験室: フォト・カブラの応答速度と、その高速化回路を実験する: トランジスタ技術 1993年1月号 386-387
- [6] S. van der Meer "A DECOUPLED ACTIVE RIPPLE FILTER" ISR-P0/68-21
- [7] A. Beuret "POWER CONVERTER FEEDBACK CONTROL" CERN 90-07, pp80-102